

## SAYICILAR (COUNTERS)

### DENEY AMAÇLARI :

- A- Binary (İkilik) sayıcının incelenmesi,
- B- Çalışma sistemlerinin gözlenmesi,
- C- 74LS93 BINARY COUNTER entegresinin doğruluk tablosunun çıkarılması.

### ÖN BİLGİ :

#### Sayıcılar :

Girişine uygulanan darbelerle göre belli bir konum alan lojik devrelerdir. Dijital elektronikte pek çok uygulama alanı vardır. Bunlardan bazıları; Dijital saat, frekans sayıcı, frekans bölücü, kod çözücü, dijital alarm, trafik lambaları vs.

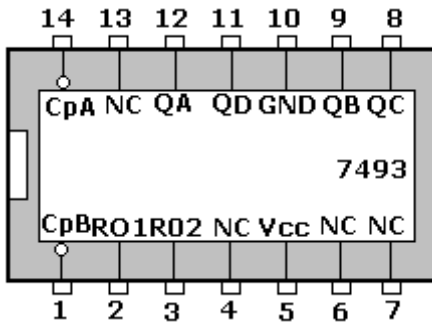
Sayıcıların temel yapılar lojik devreler ve flip-flop 'lardır. Genel olarak sayıcılar FF 'lerin uygun olarak ard arda bağlanmasıyla elde edilirler. Girişe uygulanan her darbe ile sayıcı konum değiştirir. Geri besleme olmaksızın n sayıdaki F-F 'den oluşan bir sayıcı devresi girişlerine uygulanan darbe sayısına bağlı olarak  $2^n$  kadar değişik durum alabilirler. Örneğin ; sayıcı yapısında 4 adet F-F kullanılmış ise  $2^4 = 16$  değişik durum alabilir. Yani 0 'dan 15 'e kadar sayma yapabilir.

Bir sayıcının tekrarlamadan sayabildiği durum miktarına o sayıcının MODÜLOSU denir. yukarıdaki örnekte verilen sayıcı Mod-16 sayıcısıdır.

Sayıcının  $2^n$  dışında sayma yapması isteniyorsa, modlara göre sıfırlama işlemi veya direkt resetli sayıcı tasarımı yöntemlerinden biri kullanılabilir

74 LS 93 ikilik (Binary) sayıcısıdır. Asenkron tipi bir sayıcı entegresidir. Şekil 4.1 'de pin tanımlamaları verilmiştir. Bazı pinler kullanılmaz. Bunlar NC (bağlantısız) olarak işaretlenmiştir.

Tablo 4.1' de Binary sayıcıların çıkış tablosu görülmektedir.



Şekil 4.1

CLK	QA	QB	QC	QD	DECIMAL
0	0	0	0	0	0
1	0	0	0	1	1
2	0	0	1	0	2
3	0	0	1	1	3
4	0	1	0	0	4
5	0	1	0	1	5
6	0	1	1	0	6
7	0	1	1	1	7
8	1	0	0	0	8
9	1	0	0	1	9
10	1	0	1	0	A
11	1	0	1	1	B
12	1	1	0	0	C
13	1	1	0	1	D
14	1	1	1	0	E
15	1	1	1	1	F

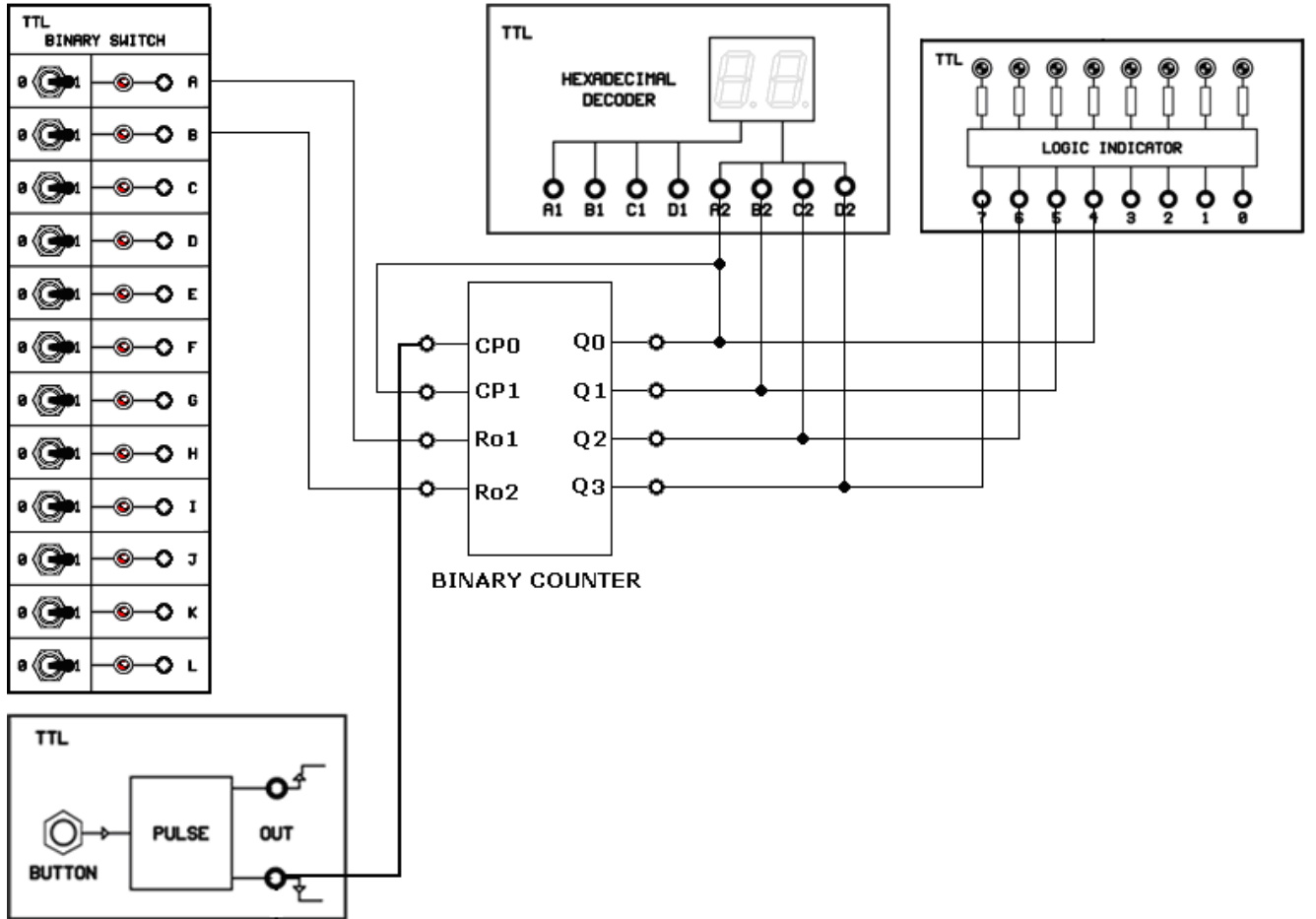
Tablo 4.1

## DENEY NO: 4.1

## DENEY ADI: BINARY COUNTER UYGULAMASI

Deneyde Kullanılacak elemanlar:

- 3- Y-0016ana modül.
- 4- Y-0016-004D panosu .



Şekil. 4.1.a

Not: MR1=Ro1  
MR2=Ro2

### Deneyin Yapılışı :

1. Devreyi Şekil 4.1.a' daki gibi kurup, gücü veriniz.
2. Şekil 4.1.a' daki Anahtarları bağlayıp Tablodaki değerlere göre giriş vererek çıkışı

LED ve Displayden izleyiniz. Tabloyu doldurunuz.

CLKA	MR1	MR2	Q0	Q1	Q2	Q3	HEX-DEC
0	1	1	0	0	0	0	0
1	0	0	0	0	0	1	1
2	0	0	0	0	1	0	2
3	0	0	0	0	1	1	3
4	0	0	0	1	0	0	4
5	0	0	0	1	0	1	5
6	0	0	0	1	1	0	6
7	0	0	0	1	1	1	7
8	0	0	1	0	0	0	8
9	0	0	1	0	0	1	9
10	0	0	1	0	1	0	A
11	0	0	1	0	1	1	B
12	0	0	1	1	0	0	C
13	0	0	1	1	0	1	D
14	0	0	1	1	1	0	E
15	0	0	1	1	1	1	F

Tablo 4.1.a

**NOT : RO1 ve RO2 girişleri "0" olduğu sürece reset olmadığı için sayma yapılır. Eğer "1" yapılırsa sayıcı resetlenir ve sayma 0 dan başlar.**

3. Tablo 4.1.a ' daki sonuçlara göre, devre Binary Counter olarak çalışmış mıdır?

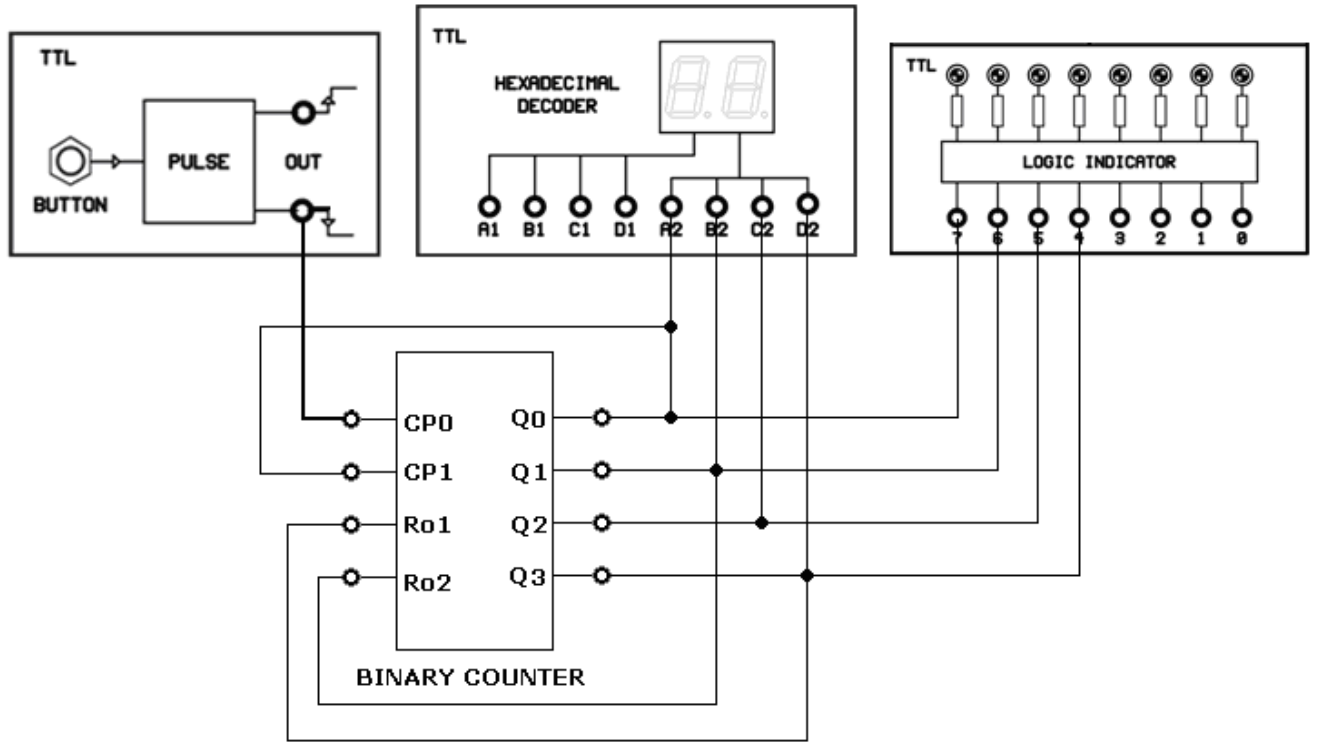
*Evet Çalışmıştır.*

DENEY NO: 4.2

DENEY ADI: BINARY COUNTER' UN BCD COUNTER OLARAK  
KULLANILMASI

Deneyde Kullanılacak elemanlar:

- 1- Y-0016ana modül.
- 2- Y-0016-004D panosu .



Şekil 4.2.a

**Deneyin Yapılışı :**

1. Devreyi Şekil 4.2.a' daki gibi kurup, gücü veriniz.
2. Tablodaki değerlere göre çıkışı LED ve Displayden izleyiniz. Tabloyu doldurunuz.

CLK	Q0	Q1	Q2	Q3	DECIMAL
0	0	0	0	0	0
1	0	0	0	1	1
2	0	0	1	0	2
3	0	0	1	1	3
4	0	1	0	0	4
5	0	1	0	1	5
6	0	1	1	0	6
7	0	1	1	1	7
8	1	0	0	0	8
9	1	0	0	1	9
10	1	0	1	0	0
11	0	0	0	1	1
12	0	0	1	0	2
13	0	0	1	1	3
14	0	1	0	0	4
15	0	1	0	1	5

Tablo 4.2.a

**NOT :** RO1(MR1) ve RO2 (MR2) girişleri uygun şekilde bağlanarak sayıcı istenilen sayıdan döndürülebilir. Bu bağlantıda 0-9 arası sayma yapabilmesi için 10 dan döndürülmüştür. Böylece BCD sayma yapılmış olur.

3. Tablo 4.2.a ' daki sonuçlara göre, devre BCD Counter olarak çalışmış mıdır?

*Evet Çalışmıştır.*

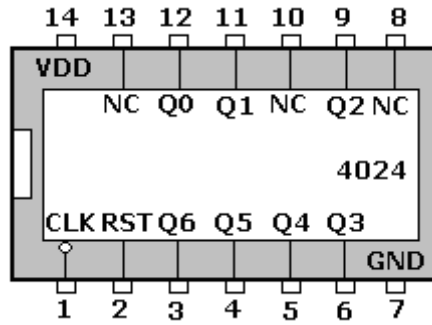
4. Çeşitli MOD sayıcıları için devre tasarımı yapınız.

## 7 BIT BINARY COUNTER ' UN İNCELENMESİ

### ÖN BİLGİ :

CMOS teknolojisi ile üretilen 4024 entegresi 7 bitlik Binary counter entegresidir. Girişinden verilen Clock darbelerinin negatif palserinde sayma işlemini bir basamak işletir. Çıkışı Q1-Q7 olduğu için 7 adet çıkışı vardır ve  $2^7 = 128$ ' e kadar sayma işlemi yapar.

Entegrenin ayak bağlantısı ve doğruluk tablosu aşağıdadır.



Şekil 4.3

GİRİŞLER		ÇIKIŞLAR							
CLK	MR	Q6	Q5	Q4	Q3	Q2	Q1	Q0	DECIMAL
0	0	0	0	0	0	0	0	0	0
1	0	0	0	0	0	0	0	1	1
2	0	0	0	0	0	0	1	0	2
3	0	0	0	0	0	0	1	1	3
4	0	0	0	0	0	1	0	0	4
5	0	0	0	0	0	1	0	1	5
6	0	0	0	0	0	1	1	0	6
7	0	0	0	0	0	1	1	1	7
8	0	0	0	0	1	0	0	0	8
9	0	0	0	0	1	0	0	1	9
10	0	0	0	0	1	0	1	0	10
11	0	0	0	0	1	0	1	1	11
12	0	0	0	0	1	1	0	0	12
13	0	0	0	0	1	1	0	1	13
14	0	0	0	0	1	1	1	0	14
15	0	0	0	0	1	1	1	1	15

"	"	"	"	"	"	"	"	"	"
128	0	1	1	1	1	1	1	1	128

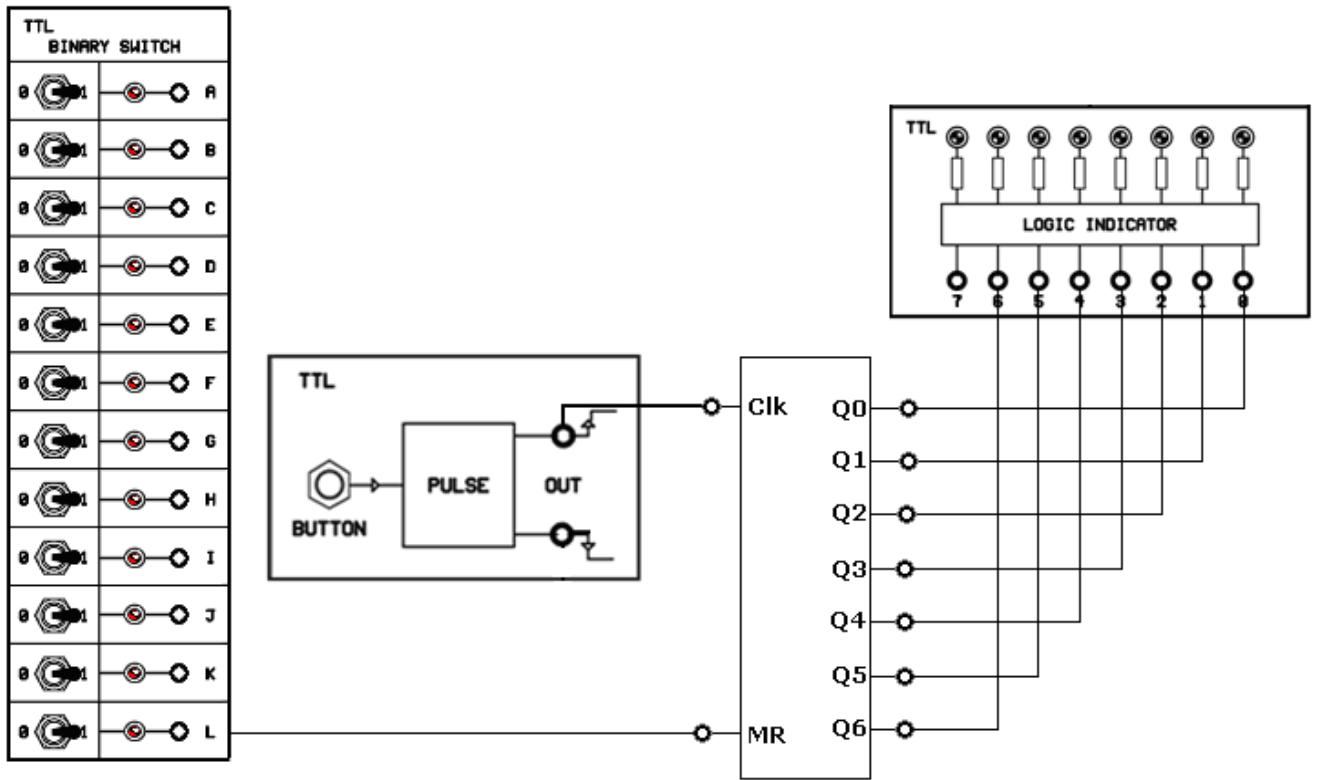
Tablo 4.3

**DENEY NO: 4.3**

**DENEY ADI: 7 BIT BINARY COUNTER ' UN İNCELENMESİ DENEYİ**

Deneyde Kullanılacak elemanlar:

- 1- Y-0016 ana modül.
- 2- Y-0016-004D panosu .



Şekil 4.3.a

**Deneyin Yapılışı :**

1. Devreyi Şekil 4.3.a' daki gibi kurup, gücü veriniz.
2. Tablodaki değerlere göre çıkışı LED displaylerden izleyiniz. Tabloyu doldurunuz.
3. Tablo 4.3.a ' daki sonuçlara göre, devre Binary Counter olarak çalışmış mıdır?

*Evet. Çalışmıştır.*

3. Bu devre ile maksimum hangi sayıya kadar sayma yapılabilir.

Devre çıkışı 7 adet olduğu için  $2^7 = 128'$  e kadar sayma yapılabilir.

4. RESET (RST) ucunu çıkışlara sıra ile bağlayarak saymanın ne olduğunu görünüz.

Reset ucu hangi çıkışa bağlanırsa, sayma bağlı ucun bir altına kadar devam etmekte ve daha sonra resetleyip başa dönmektedir.

Aşağıdaki tabloyu doldurunuz.

GİRİŞLER		ÇIKIŞLAR							DECİMAL
CLK	MR	Q6	Q5	Q4	Q3	Q2	Q1	Q0	
0	0	0	0	0	0	0	0	0	0
1	0								
2	0								
3	0								
4	0								
5	0								
6	0								
7	0								
8	0								
9	0								
10	0								
11	0								
12	0								
13	0								
14	0								
15	0								
20	0								
25	0								
30	0								
35	0								
40	0								
45	0								
50	0								
55	0								
60	0								
65	0								
70	0								
75	0								
80	0								
85	0								
90	0								
95	0								



100	0								
105	0								
110	0								
115	0								
120	0								
128	0	1	1	1	1	1	1	1	128

Tablo 4.3.a

## DENEY ADI : ASENKRON SAYICILARIN İNCELENMESİ

### DENEY AMAÇLARI :

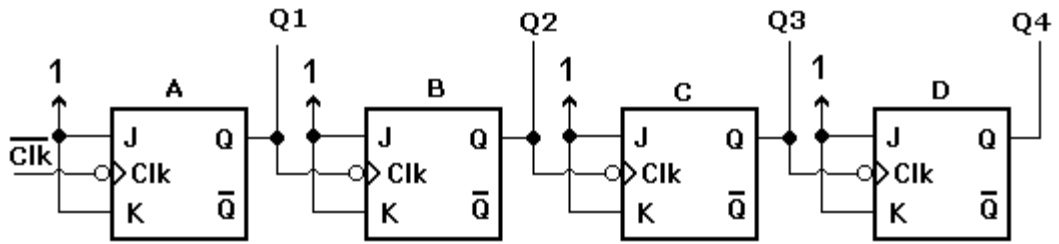
- A- Asenkron sayıcıların çalışmalarının incelenmesi,
- B- Aşağı ve yukarı saymanın incelenmesi,
- C- Sayma sınırlarının belirlenmesi.

### ÖN BİLGİ :

Sayıcılar iki gruba ayrılırlar :

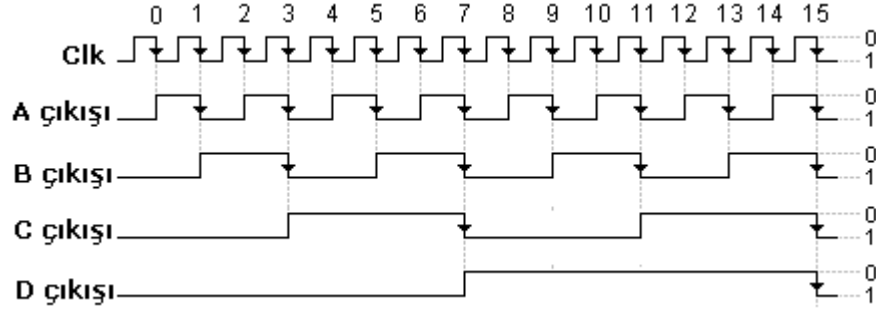
- 1\* Asenkron ( dalgalı clk ) sayıcılar,
- 2\* Senkron sayıcılar

Asenkron sayıcısında FF çıkışı, bir sonraki FF 'yi tetiklemek için kullanılır. Diğer bir deyişle ilk FF hariç, diğer bütün FF 'lerin clk girişleri, bir önceki FF 'nin durum deęiřtirmesiyle tetiklenir. Senkron sayıcılarda ise giriş darbeleri bütün FF 'lerin clk girişlerine uygulanır. Bir FF 'nin durumunun deęiřmesi dięer FF 'lerin durumuna baęlıdır. Asenkron sayıcılar TOGGLE Modunda çalışırlar.



Şekil 4.4.1

Şekil 4.4.1 'de dört adet JK / FF (\*) 'li bir asenkron sayıcı devresi görülmektedir. En düşük deęerlikli biti tutan FF, gelen CLK palslerini alır. FF 'lerin CLK girişleri, negatife giden bir geçiřte tetiklendięi ve konum deęiřtirdięi anlamına gelir. Asenkron ikili sayıcının çalışmasını anlamak için Şekil 4.4.2 'deki dalga şekillerini inceleyiniz.



Şekil 4.4.2

(\*) Buradaki JK / FF 'lar T tipi (toggle) modunda çalışırlar. JK girişi "1" iken uygulanan her Clk palsinde çıkış bir öncekinin tersi (tümleyen) olur.

$Q1(A)=0$  ,  $Q2(B)=0$  ,  $Q3(C)=0$  ,  $Q4(D)=0$

"0" nolu ilk Clk darbesinin "1" 'den "0" 'a geçişinde A-FF 'u tetiklenir ve çıkışı "1" 'e gider. Diğer FF 'lerin Q çıkışları "0" 'dır. Çünkü Clk girişlerine uygun pals uygulanmamıştır.

$Q1=1$  ,  $Q2=0$  ,  $Q3=0$  ,  $Q4=0$

"1" nolu Clk palsinin düşen kenarında A-FF 'u tekrar tetiklenerek Q1 çıkışı "0" 'a düşer. Bu çıkışa bağlı olan B-FF 'unun Clk girişine düşen kenarlı pals uygulanmış olur B-FF 'u tetiklenerek Q2 çıkışı "1" 'e yükselir. (Q1 çıkışı B-FF 'nin tetikleme girişidir.) Böylece "1" nolu Clk darbesinde A-FF 'un Q1 çıkışı "0" 'a düşerken, B-FF 'un Q2 çıkışı "1" 'e yükselir. Diğer FF 'larda bir değişim olmaz.

$Q1=0$  ,  $Q2=1$  ,  $Q3=0$  ,  $Q4=0$

"2" nolu Clk darbesinde A-FF 'u tekrar tetiklenerek Q1 çıkışı "1" olur. Diğer FF 'lar durumlarını korurlar.

$Q1=1$  ,  $Q2=1$  ,  $Q3=0$  ,  $Q4=0$

"3" nolu Clk darbesinde A-FF 'u tekrar durum değiştirerek Q1 çıkışı "0" olur. Bu geçiş B-FF 'unun tetiklenerek Q2 çıkışının "0" olmasını sağlar. Q2 'nin "0" 'a düşmesi C-FF 'unun tetiklenmesini sağlar ve Q3 çıkışı "1" olur.

$Q1=0$  ,  $Q2=0$  ,  $Q3=1$  ,  $Q4=0$

Bundan sonraki işlemler böyle devam eder.

"15" nolu Clk darbesinde tüm FF 'lar sıfırlanır.

$Q1=0$  ,  $Q2=0$  ,  $Q3=0$  ,  $Q4=0$

Şekil 4.4.2 'deki dalga şekilleri incelendiğinde A-FF 'un çıkışındaki işaretin frekansı, Clk frekansının yarısı, B-FF 'un çıkışındaki işaret 1/4 'ü, C-FF 'un çıkışındaki işaret 1/8 'i, D-FF 'un çıkışındaki işaret 1/16 'sıdır. Sonuç olarak sayıcılar frekans bölücü olarak kullanılabilirler.

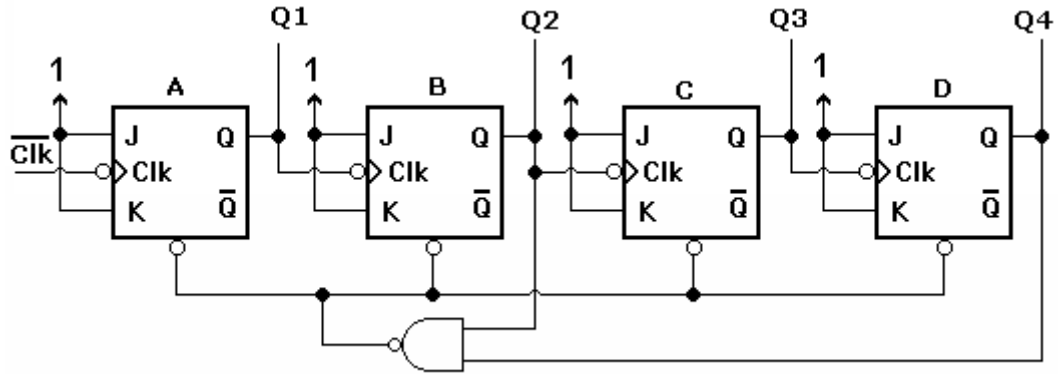
Aşağı sayıcılarda çıkışların hepsi ilk durumda "1" dir. Her giriş darbesiyle sayım 1 azaltılır. 4 bitlik ikili aşağı sayıcının sayımı 15 'den başlar. 14, 13, 12, 11 ..... 0 ' a kadar devam edip, tekrar 15 ' e geri döner. Şekil 4.41 'deki devrede ilk FF hariç diğer FF 'lerin Clk girişi bir önceki FF ' nin Q' çıkışlarından alınıp sayma çıkışları da Q lardan alınırsa , sayıcı aşağı sayıcı devresi olur.

### Sayıcının İstenilen Sayım Aralığında Saydırılması :

Asenkron yapıda birçok sayıcı devresi gerçekleştirilebilir.  $2^n$  dışında sayma istenirse yöntemlerden birisi modlara göre sıfırlama işlemidir.

Bu yöntemde sayılacak sayıya kadarki sayıların binary karşılıkları belirlenir. Sayılacak son sayıdan sonraki sayı tespit edilir. Buna göre FF sayısı ve tipi tesbit edilir. Son olarak sıfırlama kapısı bağlanır.

Örneğin, mod-10 sayıcısını modlara göre sıfırlama yöntemiyle tasarlayalım. Mod-10 sayıcısı 0 'dan 9 'a kadar sayar ve 10 sayımda sistemi reset 'leyip başa döner. "1010" Bu sayıcı devresinde 4 adet FF kullanmak gerekir. Çünkü 10 sayma (0 'dan 9 'a kadar) için en az 4 FF kullanmak gerekir.



Şekil 4.4.3

Sayma 9 'dan ( $Q_D=1, Q_C=0, Q_B=0, Q_A=1$ ) 10 'a ( $Q_D=1, Q_C=0, Q_B=1, Q_A=0$ ) geçtiği an NAND kapısının çıkışı 0 olur ve FF 'lerin Clear (silme) girişlerini aktif duruma geçirir. Sayıcılar 10 'uncu sayma anında resetlenir (sıfırlanır). Sayma başa dönmüş olur. Binary sayıcı (74 LS 93) entegresiyle yapılan deneyi inceleyiniz. 74 LS 93 asenkron sayıcı yapısındadır.

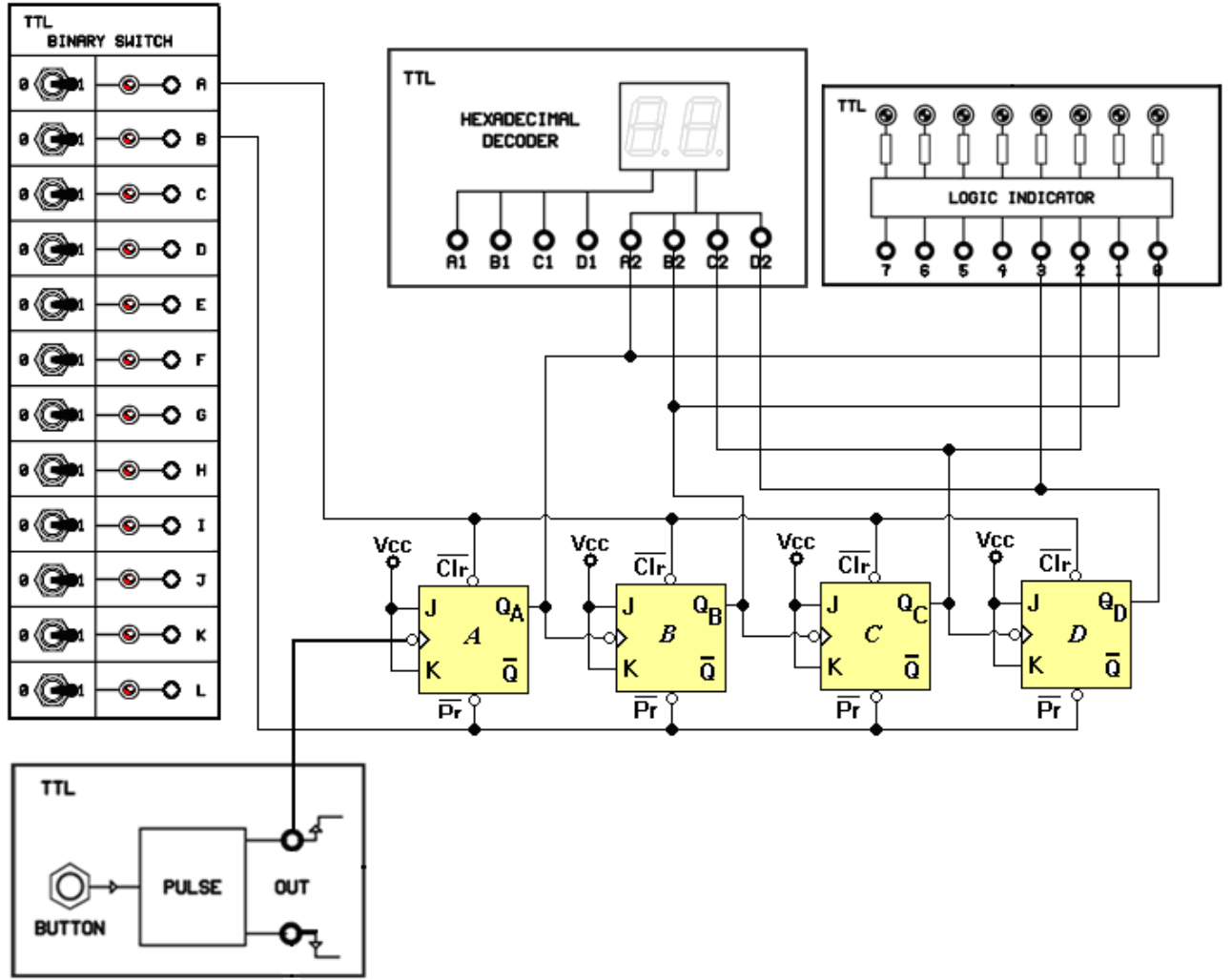
Asenkron sayıcının maliyeti düşük ama hızı da düşüktür. Hızın önemli olmadığı yerlerde tercih edilir.

**DENEY NO : 4.4**

**DENEY ADI : JK FF 'LERLE YAPILMIŞ YUKARI ASENKRON SAYICININ  
İNCELENMESİ**

**Deneyde Kullanılacak elemanlar:**

- 1- Y-0016ana modül.
- 2- Y-0016-004D panosu.



Şekil 4.4.a

### Deneyin Yapılışı :

1. Devreyi Şekil 4.4.a 'daki gibi kurunuz. PR' ve CLR' ucunu "1" yapınız.
2. CLR' ucunu "0" yapıp, çıkışları sıfırlayınız. CLR' ucunu tekrar "1" yapınız. QA çıkışı LSB bitine QD çıkışı ise MSB bitine karşılık gelir. J-K FF' ler neden T tipi çalışma içerisindedir.

*J ve K girişleri birleştirilip, "1" uygulandığında J-K FF' ları T tipi FF olarak çalışır.*

3. Pr' uçlarını (B anahtarı) "1" yaparak Pr 'yi devreden çıkarınız. Clr' uçlarını ( A anahtarı ) geçici olarak "0" yaparak FF çıkışlarını sıfırlayınız. Yapılan işlem neden gereklidir? Alfanümerik displayde ve LED-3' ile LED-0 arasındaki LED' lerin durumu nedir.?

*Sayıların baştan sayabilmesi için sıfırlanması gerekir. Bunun için CLEAR' girişi uyarılır. Displayda "0" rakamı görülür. LED-3...LED-0 arasındaki LED' ler sönmüştür.*

4. PULSE butonuna bir defa basınız. Çıkışlardaki değişimi açıklayınız.

*Çıkışlar MSB den LSB 'ye doğru :  
QD=0, QC=0, QB=0 ve QA=1 olmuştur. Displayda "1" değeri görülür.*

5. Tablo 4.4.a 'daki pals sırasına göre tabloyu doldurunuz.

PULSE	ÇIKIŞLAR				HEX EŞDEĞERİ	DECİMAL EŞDEĞERİ
	QD	QC	QB	QA		
0	0	0	0	0	0	0
1	0	0	0	1	1	1
2	0	0	1	0	2	2
3	0	0	1	1	3	3
4	0	1	0	0	4	4
5	0	1	0	1	5	5
6	0	1	1	0	6	6
7	0	1	1	1	7	7
8	1	0	0	0	8	8
9	1	0	0	1	9	9
10	1	0	1	0	A	10
11	1	0	1	1	B	11
12	1	1	0	0	C	12
13	1	1	0	1	D	13
14	1	1	1	0	E	14
15	1	1	1	1	F	15
16	0	0	0	0	0	0
17	0	0	0	1	1	1
18	0	0	1	0	2	2

Tablo 4.4.a

6. Tablo 4.4.a 'da 15. palden sonra çıkışlar neden "0" olmaktadır. Sayıcının modülü kaçtır?

*Sayıcının modülü 4 olduğu için ( $2^4=16$ ) \* sayıcı 16' ya kadar sayar. (0 dan 15' e kadar toplam 16 ) 16. Sayıdan sonra tekrar sayıcı ilk durumuna gelir.(0000)*

7. Buna göre sayıcı yukarı sayıcı olarak çalışmış mıdır?

*Sayıcı yukarı sayıcı olarak çalışmıştır.*

8. Hexadecimal (HEX-DECODER) yerine 7447 (BCD KOD ÇÖZÜCÜ) kullanılsaydı değişen ne olurdu?

*BCD sayıcı 0' dan 9' a kadar saydığı için BCD kod çözücü 0' dan 9' a kadar normal sayma yapar. 10' dan 15' e kadar ise rakam olarak ifade edilemeyecek şekiller oluşurdu.*

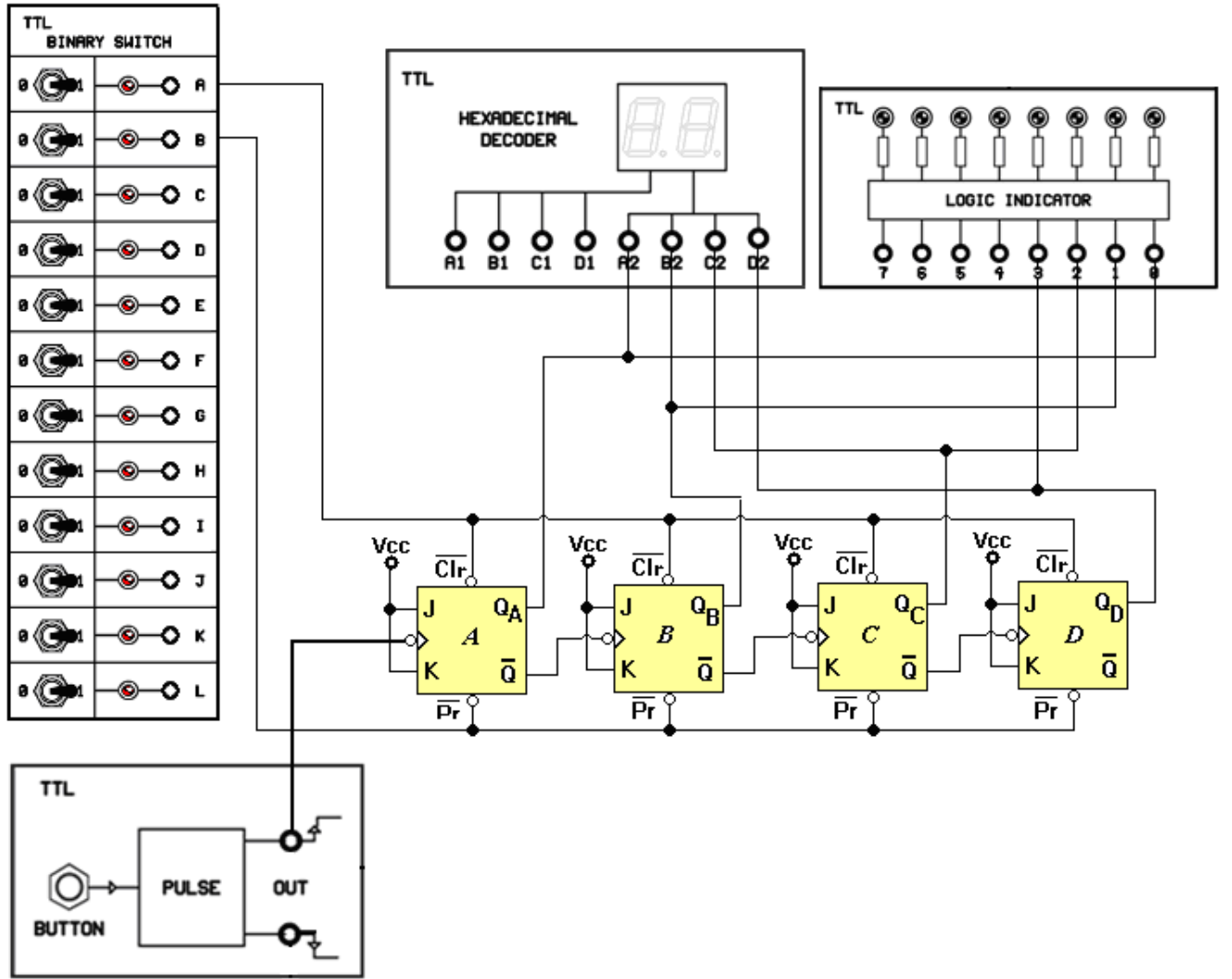
*\*Geri beslemesiz 4 FF ard-arda bağlandığında ve sayıcı olarak kullanıldığında 16 ya kadar sayar. 5. FF olsaydı 32' ye kadar sayacaktı.*

**DENEY NO : 4.5**

**DENEY ADI : JK FF 'LERLE YAPILMIŞ AŞAĞI ASEKRON SAYICININ İNCELENMESİ**

Deneyde Kullanılacak elemanlar:

- 1- Y-0016ana modül.
- 2- Y-0016-004D panosu



Şekil 4.5

### Deneyin Yapılışı :

1. Devreyi Şekil 4.5.a 'daki gibi kurup gücü uygulayınız. CLR' ucunu "1" yapınız.

2. Pr' girişini önce "0" sonra "1" yapınız.Çıkışların durumu ne olmuştur? Neden?

Çıkışlar QD=1, QC=1, QB=1, QA=1 olmuştur. Çünkü Pr' girişi aktif hale getirildiğinde FF çıkışları "1" olur.

3. PULSE butonuna basarak ilk clk palsini sayıcı girişine uygulayınız. Çıkışların durumunu açıklayınız.

Çıkışlar 1111 durumundan 1110 durumuna (QD=1, QC=1, QB=1, QA=0) geçmiştir.

4. Tablo 4.5.a 'yı doldurunuz. Sayıcı nasıl bir sayma yapmaktadır? Niçin?

Sayıcı aşağı doğru bir sayma yaptığı için **Aşağı Sayıcı** 'dır. FF' ları tetiklemek için Q' çıkışları kullanıldığı için sayıcı aşağı doğru sayma işlemi yapar.

5. Sayıcının modülü kaçtır?

Sayıcının modülü 16' dır.

PULSE	ÇIKIŞLAR				HEX EŞDEĞERİ	DECİMAL EŞDEĞERİ
	QD	QC	QB	QA		
PRESET	1	1	1	1	F	15
1	1	1	1	0	E	14
2	1	1	0	1	D	13
13	1	1	0	0	C	12
4	1	0	1	1	B	11
5	1	0	1	0	A	10
6	1	0	0	1	9	9
7	1	0	0	0	8	8
8	0	1	1	1	7	7
9	0	1	1	0	6	6
10	0	1	0	1	5	5
11	0	1	0	0	4	4
12	0	0	1	1	3	3
13	0	0	1	0	2	2
14	0	0	0	1	1	1
15	0	0	0	0	0	0
16	1	1	1	1	F	15
17	1	1	1	0	E	14
18	1	1	0	1	D	13

Tablo 4.5.a

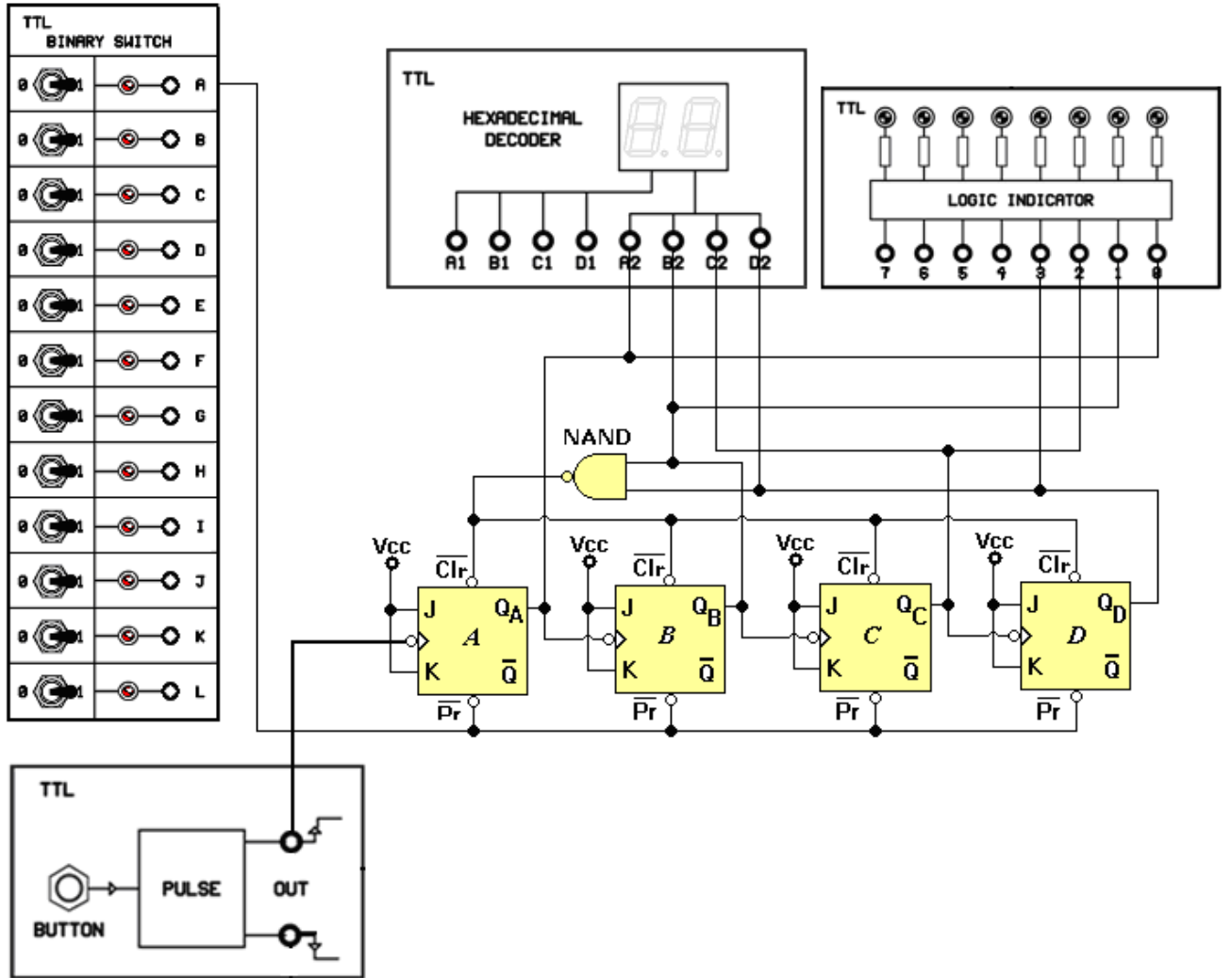
DENEY NO : 4.6

DENEY ADI : ASENKRON SAYICININ SAYMA ARALIĞININ BELİRLENMESİ



## Deneyde Kullanılacak elemanlar:

- 1- Y-0016ana modül.
- 2- Y-0016-004D panosu



Şekil 4.6.a

## Deneyin Yapılışı :

1. Devreyi Şekil 4.6.a 'daki gibi kurup gücü uygulayınız.
2. Preset' girişini (A anahtarı) "1" yapınız.
3. FF çıkışları sıfırlanıncaya kadar PULSE butonuna basınız.
4. Tablo 4.6.a 'yı doldurunuz. Sayıcı ne tip bir sayma yapmaktadır?

*Sayıcı yukarı doğru saymaktadır.*

5. Sayıcının modülosu nedir? Neden?

*Sayıcının modülosu 10' dur. 0' dan 9' a kadar sayma yapar. Sayıcı 1010 saydığı anda 74 LS 00 NAND kapısı çıkışı "0" olmakta ve FF çıkışları boşta olan CLEAR' girişinin "0" olmasıyla sıfırlanmaktadır. Sayma yeniden başlamaktadır.*

8. Sayıcının modülosunun 12 olması için gereken değişiklik nedir?

*Çıkışlar 1100 olduğunda sayıcı kendisini resetleyecek şekilde QD ve QC çıkışları alınarak 74 LS 00 NAND kapısının girişlerine bağlanır. Çıkışta CLEAR' girişine bağlanır. Modüloda toplam 12 sayma yapıldığı için 12 olur.*

PULSE	ÇIKIŞLAR				DECİMAL EŞDEĞERİ
	QD	QC	QB	QA	
CLEAR	0	0	0	0	0
1	0	0	0	1	1
2	0	0	1	0	2
3	0	0	1	1	3
4	0	1	0	0	4
5	0	1	0	1	5
6	0	1	1	0	6
7	0	1	1	1	7
8	1	0	0	0	8
9	1	0	0	1	9
10	0	0	0	0	0
11	0	0	0	1	1
12	0	0	1	0	2

Tablo 4.6.a