



# SAYICILAR

---

**Mustafa NUMANOĐLU**

# Sayıcılar

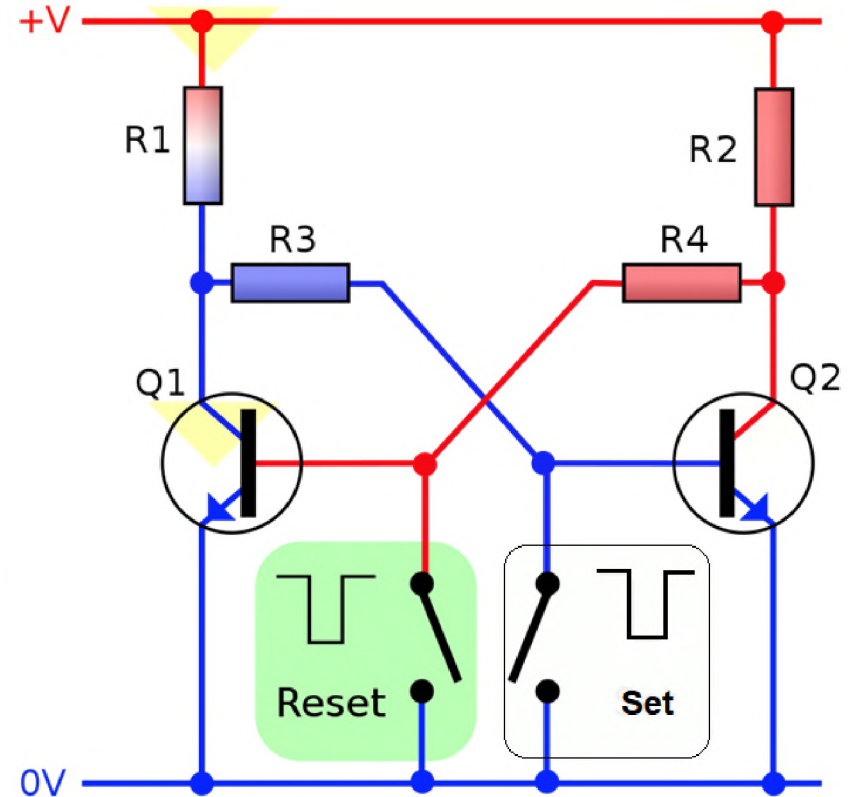
- Sayıcılar, dijital bilgisayarların temelini oluşturur. Sayıcılar, binary formunu, yani 0 ve 1 lojiklerini bir sıra dizisi şeklinde verirler. Diğer bir deyimle; bu devreler sayma işlemini yaparlar.
- Saat darbelerine bağlı olarak belirli bir durum dizisine göre ileri veya geri sayma işlemi yapan, flip-flop'lardan oluşan lojik devrelere 'sayıcılar' denir. Kullanılan flip-flop sayısı sayıcının sayma aralığını belirler. Örneğin 4 flip-flop kullanılarak yapılan bir sayıcı devresinde sayılacak durum sayısı maksimum  $2^4$ 'tür ve sayma aralığı  $(0000)_2 - (1111)_2$  olarak belirlenmiş olur.
- Kullanım alanları çok geniş olan sayıcı devreleri dijital ölçü devreleri, kumanda devreleri, kontrol devreleri ve zamanlama devreleri gibi devrelerde kullanılırlar. Sayıcıları değişik referanslara göre sınıflandırmak mümkündür.

# Flip-Flop Nedir?

- Bir elektronik devreye çalışma gerilimi uygulandığı sürece durumunu ve buna bağlı olarak çıkışındaki değeri devamlı olarak koruyan multivibratör (multivibratörler devrelerde gerekli olan kare dalga sinyalini yani tetikleme sinyalini üreten devrelerdir) çeşidi **Flip Flop** olarak isimlendirilir. **FF** olarak sembolize edilir. Lojik kapılar ile oluşturulan flip floplar lojik devrelerde en önemli bellek elemanlarıdır. FF'ler için **çift kararlı multivibratör** (bistable multivibratör) terimi de kullanılır. FF'lerin tetikleme girişine uygulanan kare veya dikdörtgen şeklindeki sinyaller, tetikleme sinyali/palsi olarak adlandırılır. FF devresi tetikleme sinyalinin pozitif kenarında tetikleniyorsa **pozitif kenar tetiklemeli**, negatif kenarında tetikleniyorsa **negatif kenar tetiklemeli** devre olarak tanımlanır.

# Flip-Flop Nedir?

- Birçok FF türü vardır. Bunlardan en çok kullanılanları:
- R-S (reset-set) tipi FF
- Tetiklemeli (clocked) R-S FF
- J-K Tipi FF
- Master Slave tipi FF
- D (data) tipi FF
- T (Toggle) tipi FF'dir

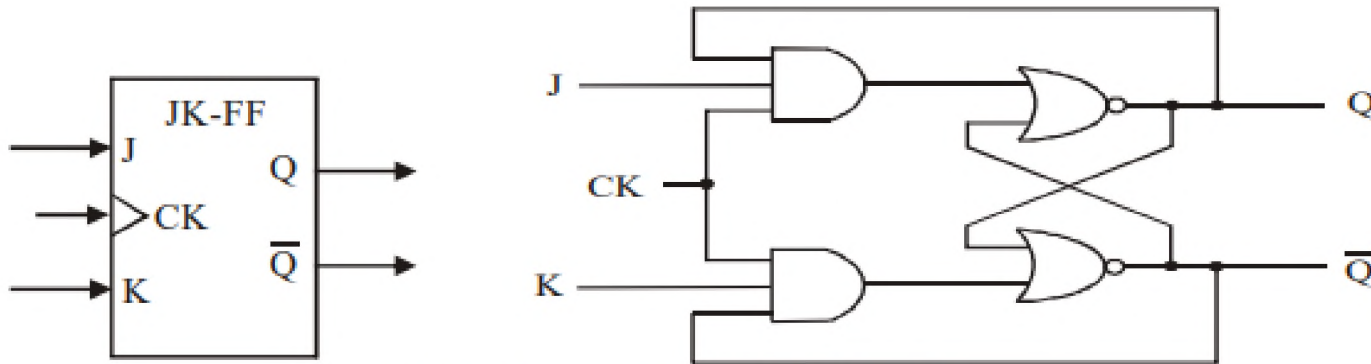


# Flip-Flop Özellikleri

- Her birinde saat (clock) girişi bulunmaktadır. Bu girişe kare dalda şeklindeki tetikleme sinyali bağlanır ve flip-flop bu sinyal ile çıkışlarını değiştirir. Flip-floplarda çıkışların değişmesi için girişlerin değişmesi yetmez. Bu değişim emrini tetikleme sinyali verir.
- Flip-flopun vereceği çıkış girişlere bağlı olmakla birlikte, aynı zamanda bir önceki çıkışa da bağlıdır. Yani bir geri besleme söz konusudur. Bir önceki çıkış, sanki bir sonraki çıkışın girişi gibi düşünülür.
- Girişlerine uygulanan sinyal değişmediği müddetçe çıkış durumunu korurlar.
- Flip-floplar 1 bitlik bilgiyi saklayabilirler.
- Giriş sinyallerine göre çıkış ya lojik “0” yada lojik “1” olur.

# Flip-Flop Özellikleri

- Her bir flip-flobun  $Q$  ve  $\bar{Q}$  olmak üzere 2 çıkışı vardır.  $Q$  çıkışı “1” ise  $\bar{Q}$  “0”,  $Q$  çıkışı “0” ise  $\bar{Q}$  “1” olmaktadır. Uygulamada hangi çıkış işimize yarayacaksa o kullanılır. Esas çıkış  $Q$  çıkışıdır. Eğer  $Q$  çıkışının değilini kullanmak gerekirse ayrıca bir “DEĞİL” kapısı kullanmaya gerek yoktur.
- Flip-floplar ardışıl devrelerin temel elemanıdır.
- Flip-floplar bir çeşit çift kararlı multivibratörlerdir.



JK flip flop sembolü ve lojik devresi

# Sayıcıların Sınıflandırılması

- Sayıcılar; tetikleme sinyallerinin uygulama zamanına, sayma yönüne göre ve sayma kodlamasına göre olmak üzere üç grupta sınıflandırılabilir.



# Tetikleme Sinyallerinin Uygulama Zamanına Göre Sınıflandırılması

- Tetikleme sinyallerinin flip-flop'lara uygulanış zamanına göre sayıcıları 'asenكرون (farklı zamanlı) sayıcılar' ve 'senكرون (eş zamanlı) sayıcılar' olmak üzere iki gruba ayrılır.
- Asenكرون sayıcılarda sayma işlemi için kullanılan tetikleme sinyali ilk flip-flop'a uygulanır. İlk flip-flop'un çıkışlarından alınan sinyaller ile bir sonraki flip-flop tetiklenir.
- Senكرون sayıcılarda ise tetikleme sinyali tüm flip-flop'lara tek bir hattan aynı anda uygulanır. Böylece devredeki tüm flip-flop'lar birlikte tetiklenmiş olur.

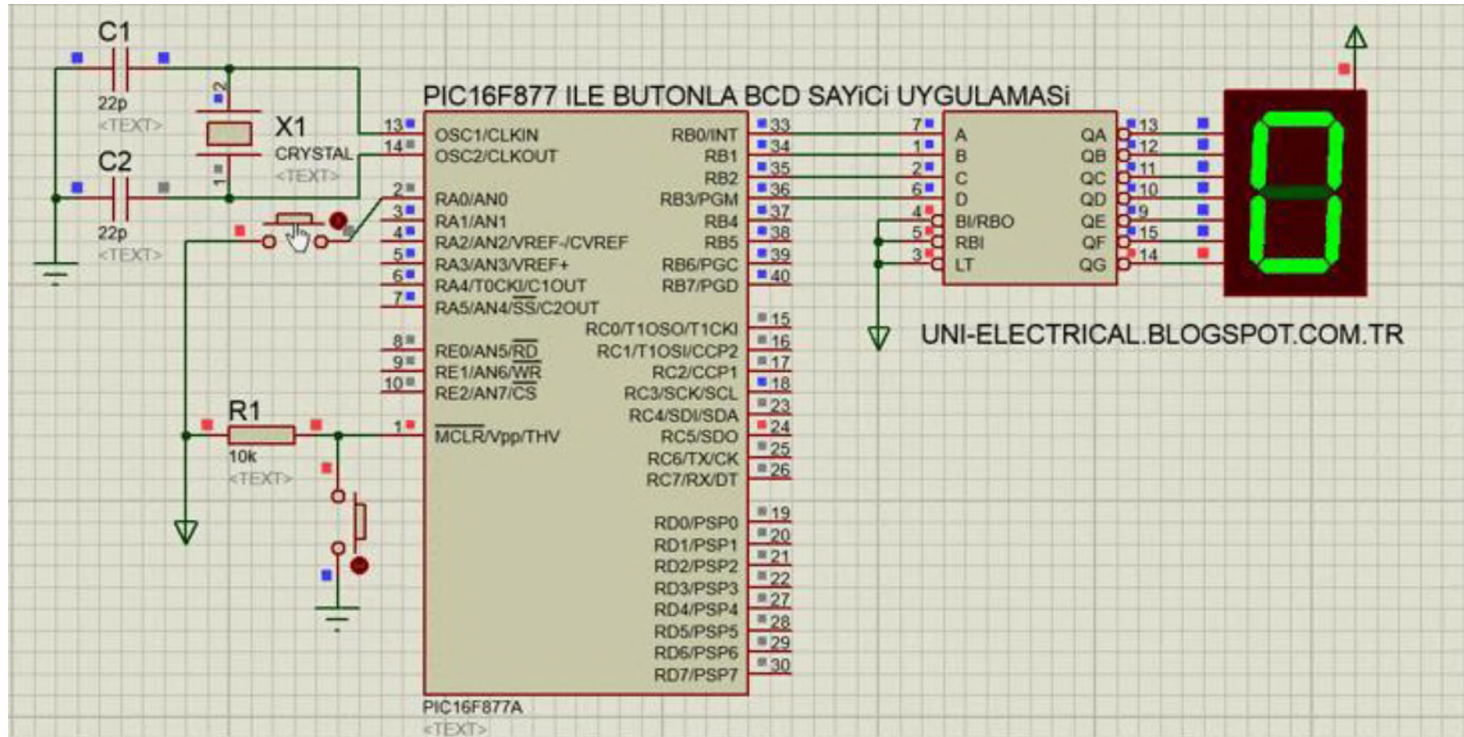


# Sayma Yönüne Göre Sınıflandırılması

- Sayma yönüne göre sınıflandırıldığında sayıcıları 'yukarı (ileri) sayıcılar', 'aşağı (geri) sayıcılar', 'yukarı/aşağı (ileri / geri) sayıcılar' olmak üzere üç gruba ayrılır.
- İleri sayıcılar, sıfırdan başlayıp ileri yönde sayma işlemi yapar.
- Geri sayıcılar, belirlenen bir sayıdan başlayarak sıfıra kadar geri sayma işlemi yapar.
- İleri/geri sayıcılar, kullanıcının tercihine göre her iki yönde de sayma işlemi yaparlar.

# Sayma Kodlamasına Göre Sınıflandırılması

- Sayıcılar sayılan dizinin kodlamasına göre 'ikili sayıcı', 'BCD sayıcı' ve 'modlara göre sayıcı' olmak üzere üç gruba ayrılırlar.



# Asenkron Sayıcılar

- Asenkron sayıcıların en önemli noktası, her kontrol palsi uygulandığında bir flip-flop 'un konum değiştirmesidir ve bu flip-flop 'un konum değiştirmesiyle de, sırasıyla ikinci ve devrede bulunan daha sonraki tüm flip-flop 'ların onlardan sonra gelen flip-flop 'ları kontrol etmesidir. Yani buradaki bilgi taşınması seri olarak gerçekleştirilmektedir.
- Bir sayıcı, ileri veya geri olmak üzere iki türlü saymalarda bulunabilir. Bir sayıcı devresinin saydığı sayı miktarına "MOD" denir. Örneğin, Mod-5 'e sahip olan bir binary sayıcısı, sırasıyla 000,001,010,011,100 'ı saydıktan sonra 000 'a döner. Yani desimal olarak 4 'e kadar sayma işlemini yaptıktan sonra tekrar 0 'a döner.

# Asenkron Sayıcılar

- Sayıcıların önemli özelliklerinden biri de çalışma hızlarıdır. Örneğin bir sayıcı sisteminde kullanılan her bir flip-flop 'un yayılım gecikmesi (propagasyon delay) 20ns olsun. Sistemde bulunan dördüncü flip-flop 'un konum değiştirmesi için,  $20 \times 4 = 80\text{ns}$  'lik bir zamanın geçmesi gerekir. Bu, devrenin çalışma hızını etkileyen en büyük faktörlerden biridir. Ancak hızlı işlemleri bu tip sayıcılarla gerçekleştirmek istersek, clock palsinin frekansını artırmamız gerekir. Fakat bu da bir dezavantajdır. Çünkü her sayıcının, maksimum clock frekansı için bir sınırlama vardır.

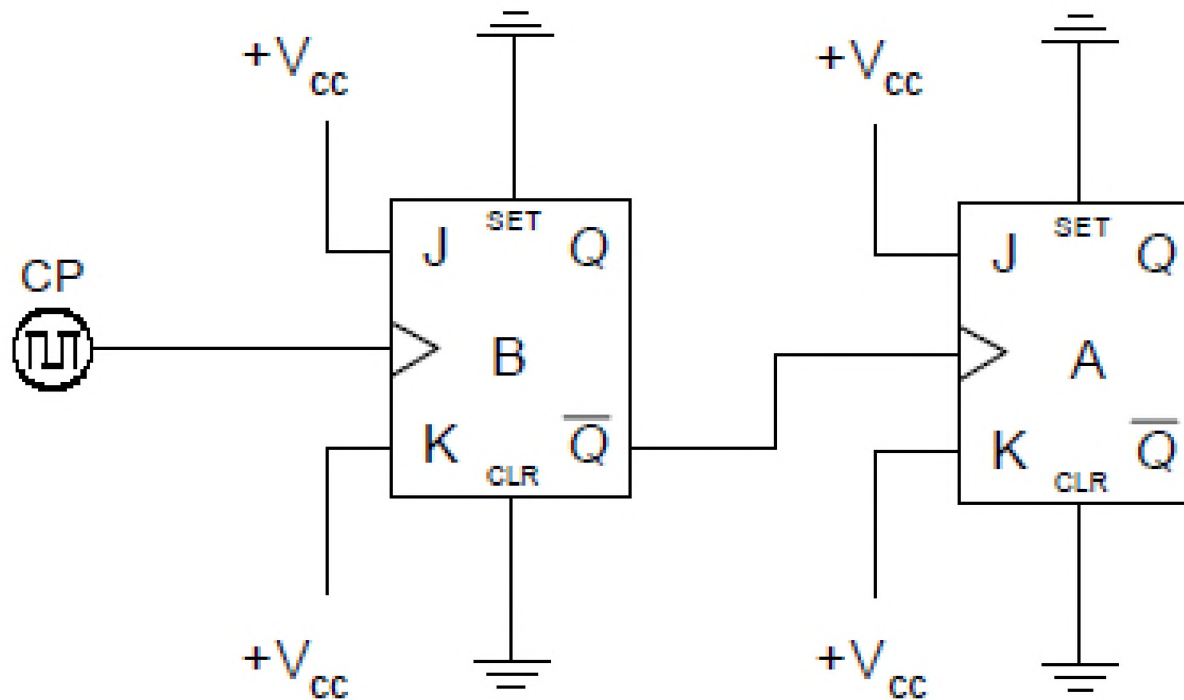
# Asenkron Sayıcılar

- Asenkron sayıcılarda flip-flop'ların saat girişleri (en düşük değerli bite ait flip-flop hariç) gelen harici tetikleme sinyalinden değil de bir önceki flip-flop'un çıkışı ile tetiklenmesinden dolayı, asenkron sayıcıların tasarımında kullanılan flip-flop tetikleme sinyalinin türü ('yükselen kenar tetiklemeli' veya 'düşen kenar tetiklemeli') sayıcının çalışmasında belirleyicidir.
- Asenkron sayıcılarda kullanılan flip-flop'ların gelen her darbe ile konum değiştirmesi (toggle - tümleyen çalışma) istendiğinden J-K veya T flip-flop kullanılır. Bu tip sayıcı devrelerinde tetikleme bir önceki flip-flop çıkışından alınacağından devreye her bir flip-flop'un yayılım gecikmesi (propagasyon delay) flip-flop adedi ile çarpılması sonucu elde edilen süre sonrasında en sondaki flip-flop konum değiştirecektir.

# Asenkron İleri Sayıcı

- Asenkron ileri sayıcı, devredeki ilk flip-flop'tan başlayarak, flip-flop'un çıkışının bir sonraki flip-flop'un saat sinyali girişine seri olarak (peş peşe –sıra ile) bağlanmasıyla elde edilir. Devredeki flip-flop'ların durum tetikleme sinyalinin yükselen kenarına ('1' den '0' a veya '0' dan '1' e) bağlı olarak değişir.
- Sonraki slaytta yükselen kenar tetiklemeli J-K flip-flop'lardan oluşmuş iki bitlik asenkron ileri sayıcı devresi görülmektedir. Yükselen kenar tetiklemeli flip-flop'ların tümü 'toggle' olarak çalıştırılmıştır.
- Tetikleme sinyalinin yükselen kenarında, devrede en düşük değerli biti taşıyan B flip-flop'unun  $\bar{Q}$  çıkışı, yüksek değerli biti taşıyan A flip-flop'una uygulanacak olan tetikleme sinyali görevini yapar.

# İki Bitlik Asenkron İleri Sayıcı (Yükselen Kenar Tetiklemeli) Lojik Diyagramı



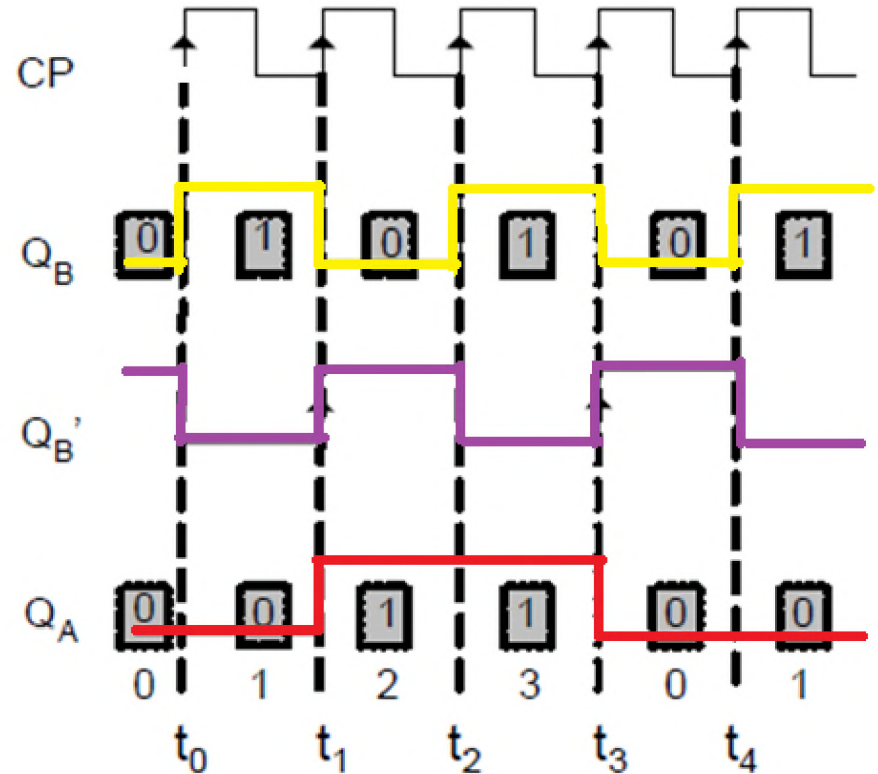
# Asenkron İleri Sayıcı

- En düşük değerli biti taşıyan B flip-flop'a gelen tetikleme sinyalinin ilk yükselen kenarında ( $t_0$  zamanı) konum değiştirecek ve QB çıkışı '1' olacaktır. B flip-flop'unun  $\bar{Q}B$  çıkışı '0' olduğundan A flip-flop'u konum değiştirmeyecektir.
- Tetikleme sinyalinin ikinci yükselen kenarında ( $t_1$  zamanı) flip-flop'lar toggle olarak çalıştığından B flip-flop'u konum değiştirecek ve QB çıkışı '0' ve  $\bar{Q}B$  çıkışı '1' olacaktır. Bu durumda A flip-flop'unun tetikleme girişine bir yükselen kenar uygulandığından QA çıkışı '1' olacaktır.



# İki Bitlik Asenkron İleri Sayıcı Çıkış Dalga Şekilleri

- Gelen tetikleme darbelerine bağlı olarak çıkış dalga şekilleri çizilirse yandaki çıkış dalga şekilleri oluşacaktır.



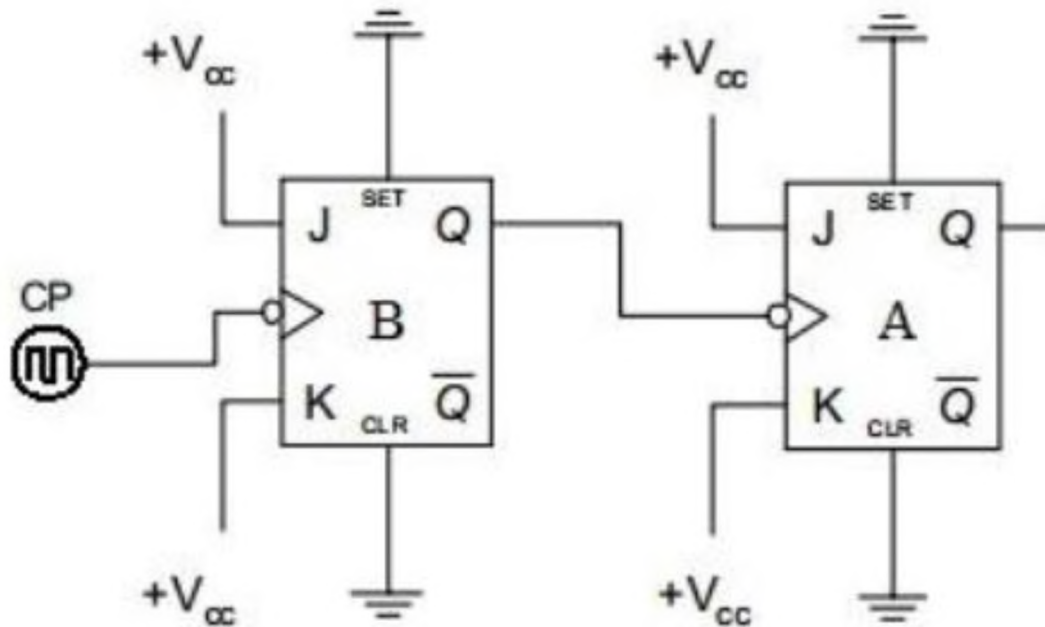
# Asenkron İleri Sayıcı

- Bu çalışmaya ait iki bitlik sayıcı çıkış değerleri tablosu oluşturulursa yandaki gibi bir tablo elde ederiz.
- Tabloya dikkatli bakıldığında iki bitlik sayma işleminin yapıldığı görülecektir.

CP	Q <sub>A</sub>	Q <sub>B</sub>
0	0	0
1	0	1
2	1	0
3	1	1
4	0	0

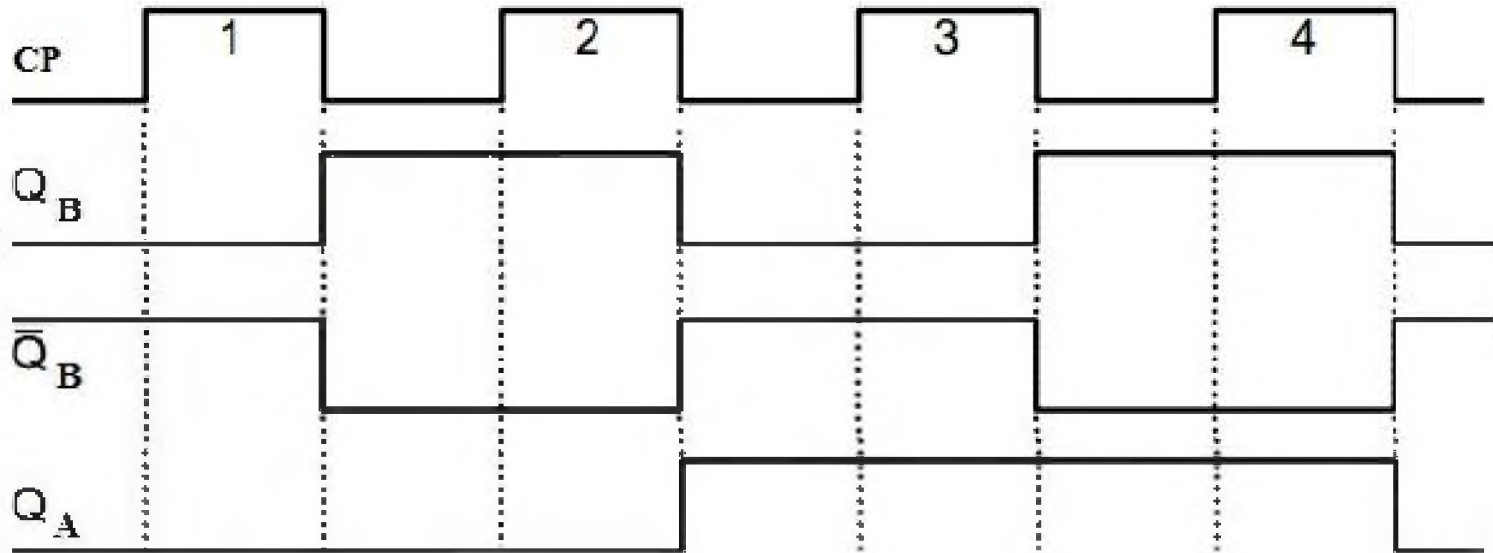
# İki Bitlik Asenkron İleri Sayıcı (Düşen Kenar Tetiklemeli) Lojik Diyagramı

- Düşen kenar tetiklemeli J-K flip-flop'lardan oluşan iki bitlik asenkron ileri sayıcı devresi tasarlamak içinde aşağıdaki gibi bir bağlantı yapmamız gerekecektir.



# İki Bitlik Asenkron İleri Sayıcı Çıkış Dalga Şekilleri

- Düşen kenar tetiklemeli J-K flip-flop' lardan oluşan iki bitlik asenkron ileri sayıcı devresinin dalga şekilleri de aşağıdaki gibi olacaktır.



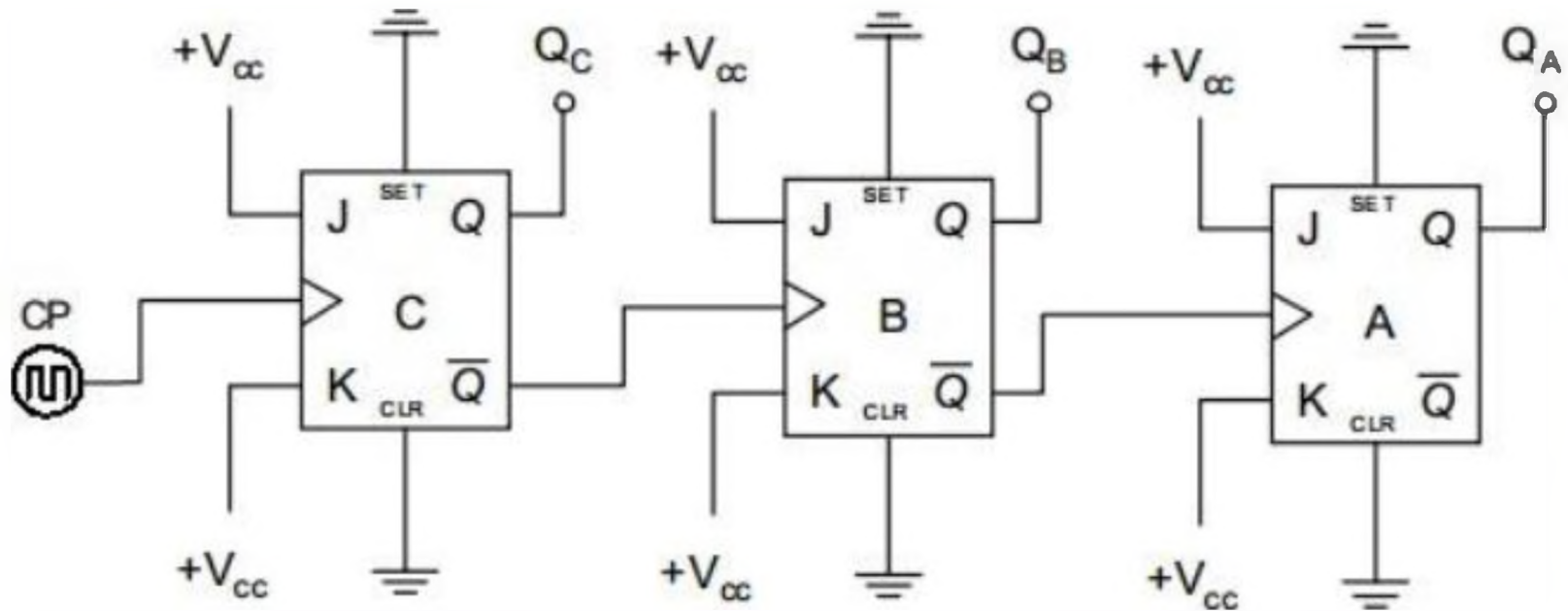
# Asenkron İleri Sayıcı

- Asenkron ileri sayıcı devresi tasarlanırken;
- Flip-flop yükselen kenar tetiklemeli ise en düşük değerli biti taşıyan flip-flop hariç diğer bütün flip-flop'ların tetikleme sinyali bir önceki flip-flop'un  $\bar{Q}$  çıkışından alınır.
- Flip-flop düşen kenar tetiklemeli ise en düşük değerli biti taşıyan flip-flop hariç diğer bütün flip-flop'ların tetikleme sinyali bir önceki flip-flop'un  $Q$  çıkışından alınır.

# Asenkron İleri Sayıcı - Örnek

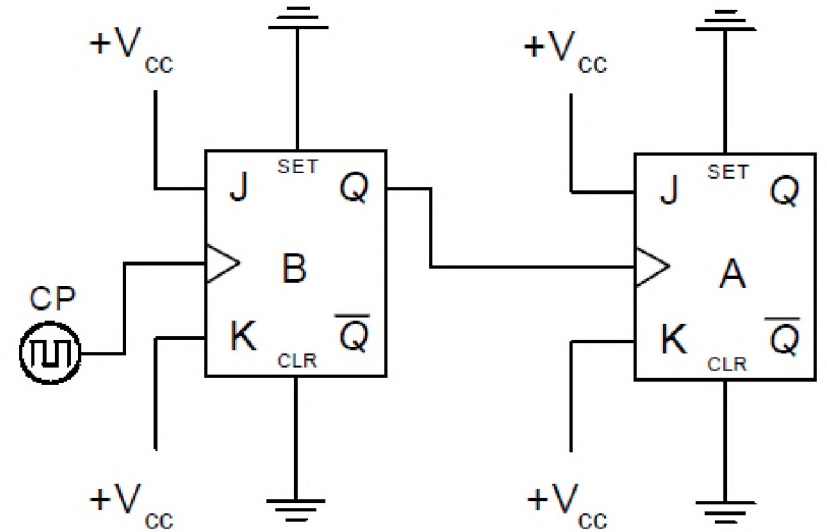
- **Örnek:** '0-7' arasında ileri sayma işlemi yapan asenkron yükselen kenar tetiklemeli sayıcı devresini J-K flip-flop'lar ile tasarlayalım.
- **Çözüm:** Sayıcı devresinde sayma işlemi 0'dan başlayarak 7'e kadar gideceği için, sayma işlemi sekiz (8) durumdan oluşmaktadır.  $2^n \geq 8$  ise  $2^n \geq 2^3$  ve  $n=3$  olarak bulunur. Bulduğumuz bu değer devrede kullanacağımız flip-flop adetidir.
- Biz biliyoruz ki, "flip-flop yükselen kenar tetiklemeli ise en düşük değerli biti taşıyan flip-flop hariç diğer bütün flip-flop'ların tetikleme sinyali bir önceki flip-flop'un  $\bar{Q}$  çıkışından alınır". Buna göre devre tasarımı aşağıdaki gibi olacaktır.

# Asenkron İleri Sayıcı - Örnek



# Asenkron Geri Sayıcı

- Belirli bir değerden başlayıp 0'a kadar geri sayma işlemi yapan ve bir flip-flop'un çıkışının bir sonraki flip-flop'un tetikleme sinyali girişi olarak kullanıldığı devrelere 'asenكرون geri sayıcı' denir. Asenkron geri sayıcı devrelerinin çalışma mantığı asenkron ileri sayıcılarla aynıdır. Yanda iki bitlik asenkron geri sayıcı devresi yükselen kenar tetiklemeli J-K flip-flop kullanılarak elde edilmiş tasarım verilmektedir.



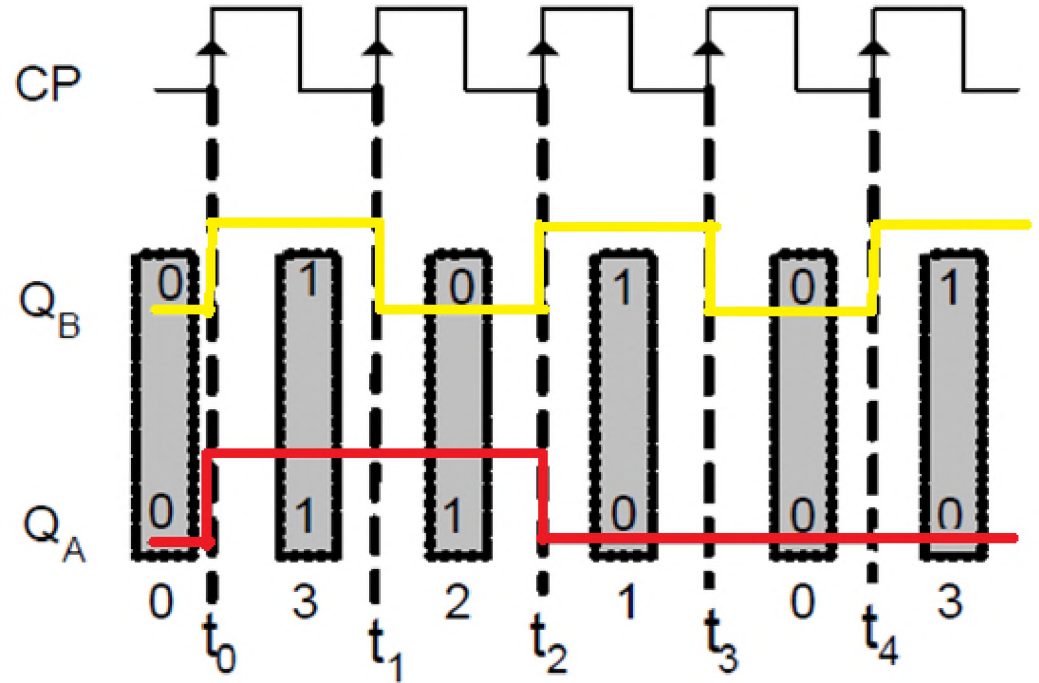


# Asenkron Geri Sayıcı

- Sayıcı devresinde yükselen kenar tetiklemeli J-K flip-flop kullanılmıştır. Bütün flip-flop'lar toggle olarak çalışmaktadır. Tetikleme sinyalinin yükselen kenarında ilgili flip-flop konum değiştirecektir. En düşük değerli biti taşıyan B flip-flop'unun Q çıkışı yüksek değerli biti taşıyan A flip-flop'unun tetikleme sinyali görevini yapmaktadır. En düşük değerli biti taşıyan B flip-flop'u gelen tetikleme sinyalinin ilk yükselen kenarında ( $t_0$  zamanı) konum değiştirecek ve 'QB=1' olacaktır. QB çıkışı '1' olduğundan A flip-flop'u konum değiştirecek ve 'QA=1' değerine yüklenecektir. Tetikleme sinyalinin ikinci yükselen kenarında ( $t_1$  zamanı) flip-flop'lar toggle olarak çalıştığından B flip-flop'u konum değiştirecek ve QB çıkışı '0' değerini alacaktır. Bu durumda A flip-flop'unun tetikleme sinyali girişine bir düşen kenar uygulandığı için QA çıkışının değeri değişmeyecektir.

# İki Bitlik Asenkron Geri Sayıcı Çıkış Dalga Şekilleri

- Gelen tetikleme sinyallerine göre dalga şekilleri çizilirse yandaki gibi bir şekil elde edilir.



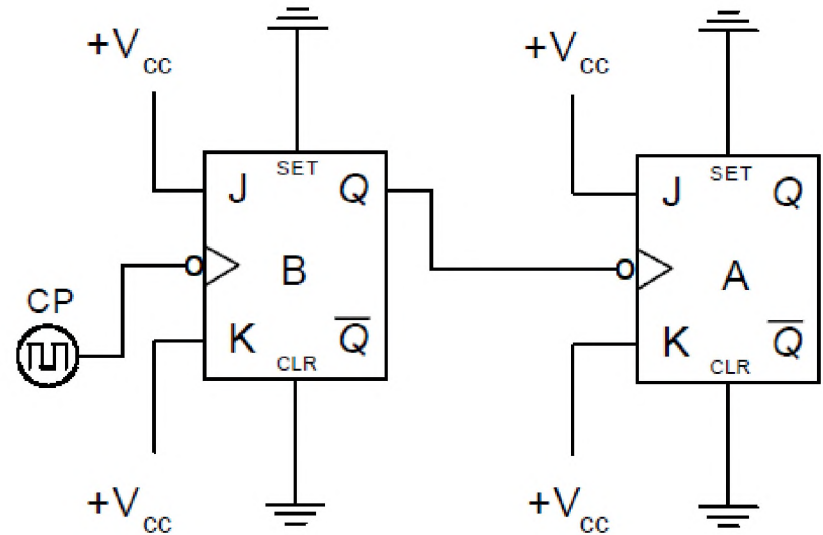
# İki Bitlik Asenkron Geri Sayıcı Çıkış Değerleri Tablosu

- Bu çalışmaya ait iki bitlik asenkron geri sayıcı çıkış değerleri tablosu oluşturulursa aşağıdaki gibi bir tablo elde ederiz. Tabloya bakıldığında iki bitlik geri sayma işlemi görülecektir.

<b>CP</b>	<b>Q<sub>A</sub></b>	<b>Q<sub>B</sub></b>
0	0	0
1	1	1
2	1	0
3	0	1
4	0	0

# İki Bitlik Asenkron Geri Sayıcı (Düşen Kenar Tetiklemeli) Tasarımı

- Düşen kenar tetiklemeli flip-flop kullanılarak asenkron geri sayıcı devresi tasarlamak için, en düşük değerli biti taşıyan flip-flop hariç tüm flop-flop'ların tetikleme sinyali bir önceki flip-flop'un  $\bar{Q}$  çıkışlarından alınmalıdır. Yanda iki bitlik düşen kenar tetiklemeli J-K flip-flop'tan oluşmuş asenkron geri sayıcı tasarımı görülmektedir.



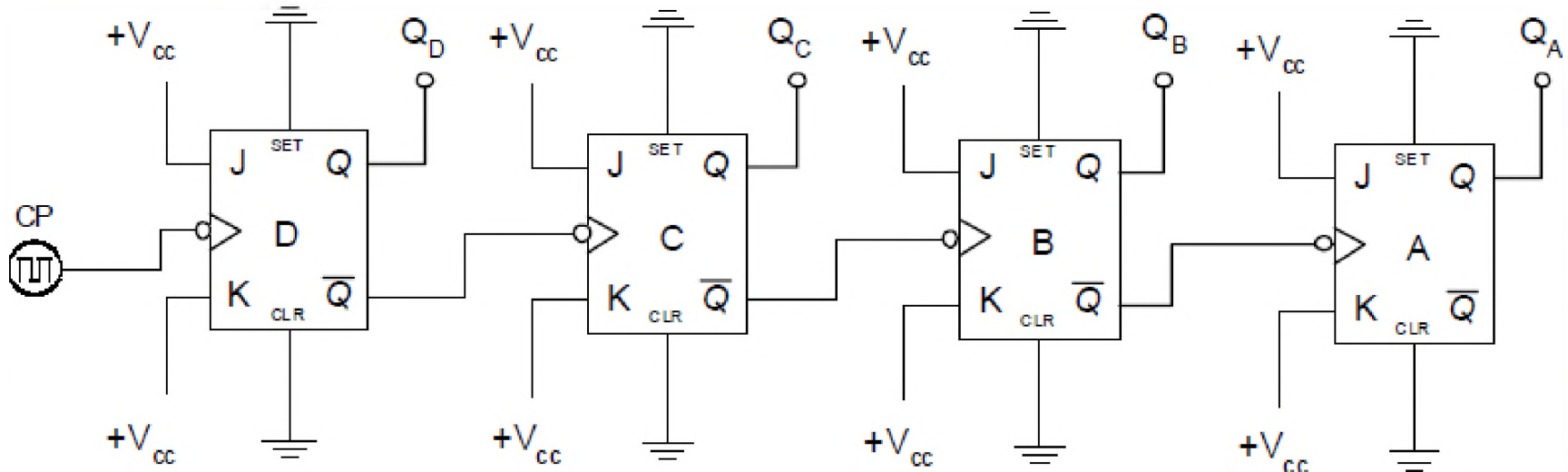
# Asenkron Geri Sayıcı

- Asenkron geri sayıcı devresi tasarlarken;
- Flip-flop yükselen kenar tetiklemeli ise en düşük değerli biti taşıyan flip-flop hariç diğer bütün flip-flop'ların tetikleme sinyali bir önceki flip-flop'un  $Q$  çıkışından alınır.
- Flip-flop düşen kenar tetiklemeli ise en düşük değerli biti taşıyan flip-flop hariç diğer bütün flip-flop'ların tetikleme sinyali bir önceki flip-flop'un  $\bar{Q}$  çıkışından alınır.

# Asenkron Geri Sayıcı - Örnek

- **Örnek:** '15-0' arasında geri sayma işlemi yapan asenkron düşen kenar tetiklemeli sayıcı devresini J-K flip-flop'lar ile tasarlayalım.
- **Çözüm:** Sayıcı devresinde sayma işlemi '15'den başlayıp '0'a kadar geleceği için sayma işlemi '16' durumdan oluşur. ' $2^n \geq 16$ ' ise ' $2^n \geq 2^4$ ' ve ' $n=4$ ' olarak bulunur. Bulduğumuz bu değer devrede kullanacağımız flip-flop adetidir.
- Biz biliyoruz ki "flip-flop düşen kenar tetiklemeli ise en düşük değerli biti taşıyan flip-flop hariç diğer bütün flip-flop'ların tetikleme sinyali bir önceki flip-flop'un  $\bar{Q}$  çıkışından alınır". Buna göre devre tasarımı aşağıdaki gibi olacaktır.

# Asenkron Geri Sayıcı - Örnek

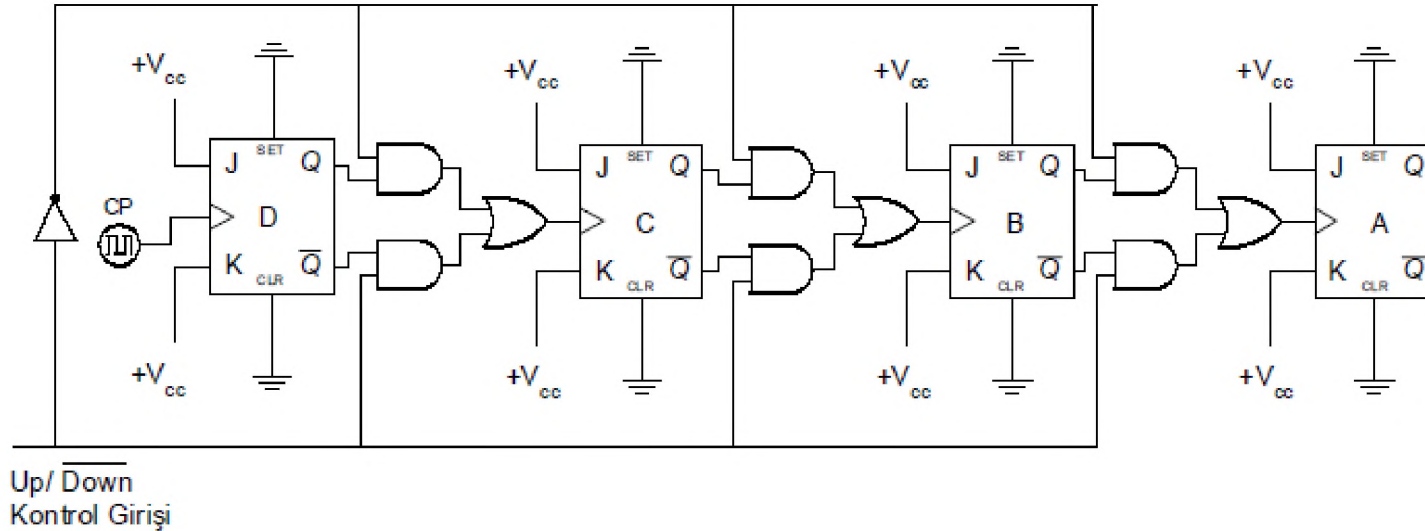


# Asenkron İleri / Geri Sayıcı

- İleri sayıcı ve geri sayıcı olarak tasarlanabilen asenkron sayıcılar küçük bir değişiklikle hem ileri hem de geri sayıcı olarak tasarlanabilirler. İleri/geri sayıcılarda her flip-flop çıkışına konan kontrol devresi vardır. Kontrol devresi ile bir sonraki flip-flop'un darbe girişine bir önceki flip-flop'un  $Q$  veya  $\bar{Q}$  çıkışının bağlanması sağlanır. İleri/geri sayıcıların yapısı bu kısma kadar anlatılan sayıcıların temel yapısından farklı değildir.
- Aşağıda ileri/geri asenkron sayıcı devresi görülmektedir. Kontrol girişi '1' yapılırsa flip-flop'lara etkileyen tetikleme sinyali bir önceki flip-flop'un  $\bar{Q}$  çıkışı olacağından devre ileri sayıcı olarak çalışacaktır. Kontrol girişi '0' olursa tetikleme sinyali bir önceki flip-flop'un  $Q$  çıkışından alınacağı için devre geri sayıcı olarak çalışacaktır.



# Asenkron İleri/Geri Sayıcı Devresi



- Yukarıdaki ileri/geri sayıcı devresi dört adet flip-flop ile tasarlandığı için,  $2^n \geq 2^4$  ve  $2^4 \geq 16$  olduğundan, bu devre '16' durum sayacaktır. Sayma işleminin sıfırdan başladığı veya sıfıra kadar geldiği düşünülürse, kontrol girişinin konumuna göre devremiz '0-15' arası ileri sayma veya '15-0' arası geri sayma işlemi yapacaktır.

# Asenkron İleri / Geri Sayıcı

- Sayma işlemi her zaman flip-flop'ların izin verdiği maksimum aralıkta olmayabilir. Örneğin önceki devre için ileri sayma yaptırmak istesek 0-15 arası sayma işlemi yapacağımızı söyledik. Sayma işleminin 0-15 değil de 0-11 arasında yapmasını istemiş olsaydık burada belli bir değerden sonra flip-flop'ların sıfırlanması gerekecektir. 0-11 arası sayma işleminde 12 durum vardır.  $2^n \geq 10$  ise burada  $n=4$  olmalıdır. Dört sayısı bize kullanılacak flip-flop adedini veriyor. Biz burada  $n=3$  olarak almak isteseydik  $2^3 \geq 8$  olacaktı ve 8 durum için sayma işlemi yapılabilecekti. 8 sayısının 12 sayısından küçük olmasından dolayı sayma işlemi maksimum 0-7 arasında olacaktı.

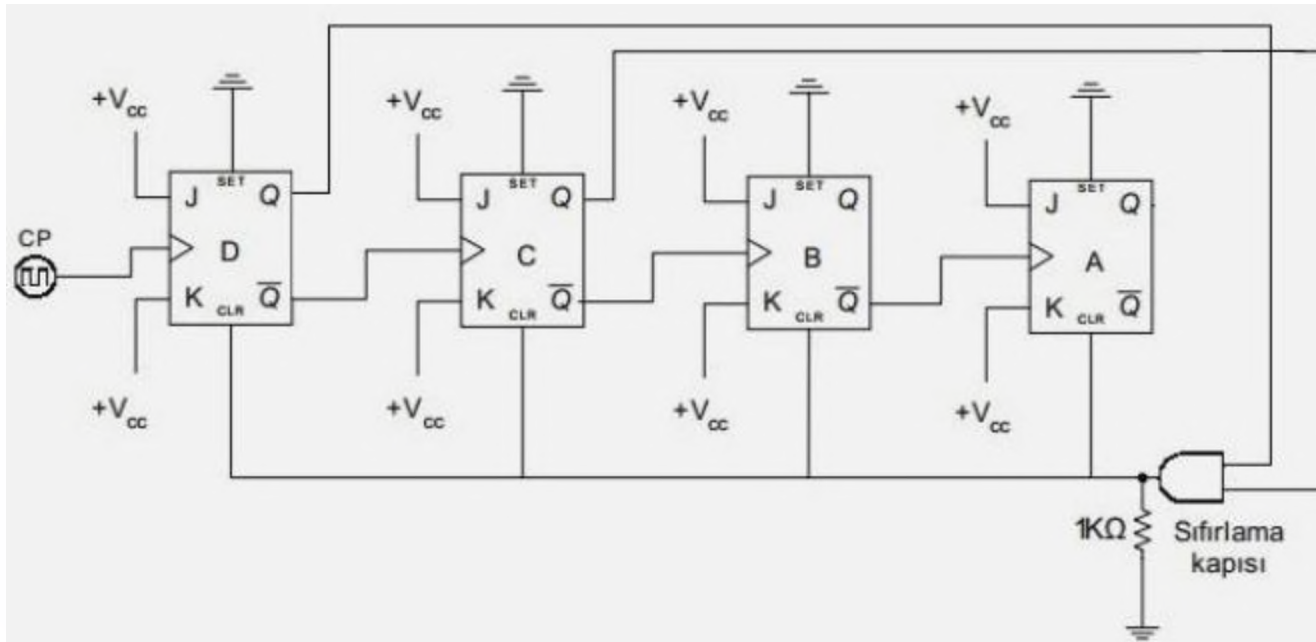
# Asenkron İleri / Geri Sayıcı

- Bunun için  $n=4$  olarak alalım ki 16 durum için gerekli olan flip-flop devresinde bazı değişiklikler ile 12 duruma göre ayarlayabilelim. Şimdi 0-11 sayma (sayma işleminde 12 durum var) işlemi için durum tablosunu çıkaralım.
- Tasarımı istenen ileri sayma devresinde, 0-11 arasında sayma işlemi yapması ve 12 sayısına geçmeden flip-flop'ların sıfırlanması isteniyor.

Sayı	D	C	B	A
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
11	1	0	1	1
12	1	1	0	0

# Asenkron İleri / Geri Sayıcı

- 12 sayısına bakıldığında D ve C flip-flop'larının ilk kez aynı anda '1' değeri aldıkları görülmektedir. Bu durumu kullanarak buradan elde edeceğimiz değeri flip-flop'ların CLR (sıfırlama-resetleme) ucuna verirsek sayma işlemi 0-11 arasında olacaktır.

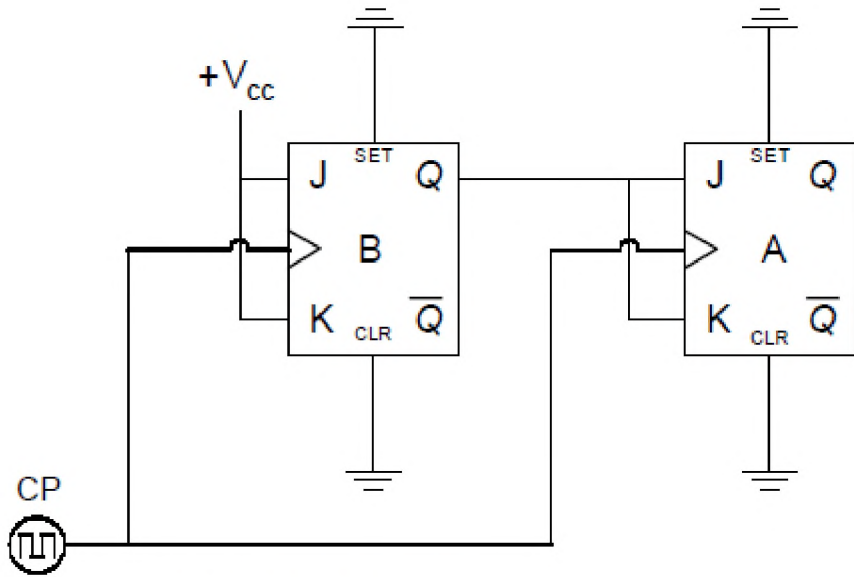


# Senkron Sayıcılar

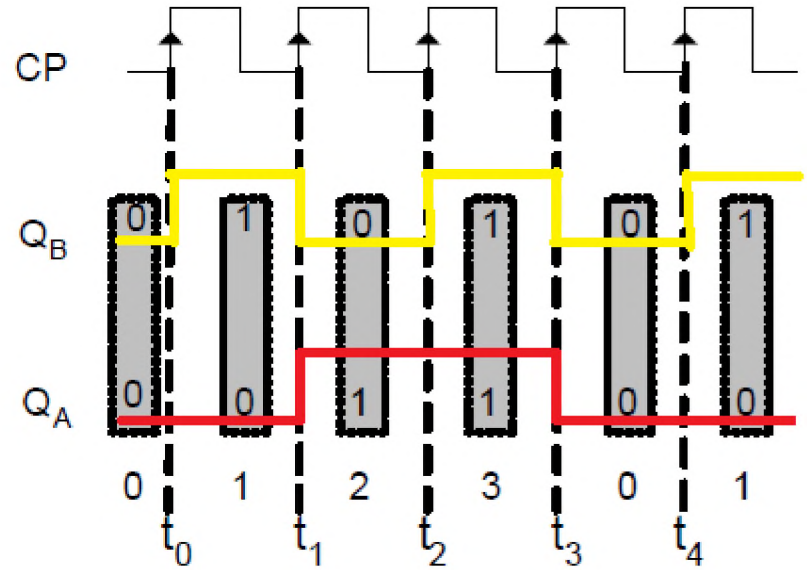
- Senkron'un kelime anlamı aynı anda gerçekleşen veya eş zamanlı demektir. Senkron sayıcılar denmesinin nedeni ise devrede bulunan flip-flop'ların aynı anda tetiklenmesi ve çıkış durumlarının aynı anda değişmesinden dolayıdır. Senkron sayıcılar 'eş zamanlı sayıcılar' veya 'paralel sayıcılar' diye de adlandırılırlar.
- Senkron sayıcılar çalışma hızı açısından asenkron sayıcılara göre daha hızlıdır. Her bir durum için kullanılan devre elemanının yayılım gecikme süresi kadar gecikmesi vardır. Ancak tasarımda kullanılan devre elemanları asenkron sayıcılara göre daha çocuktur.

# Senkron İleri Sayıcılar

- Aşağıdaki şekilde iki bitlik senkron sayıcı devresi ve çıkış dalga şekilleri görülmektedir.



Lojik Diyagram



Dalga şekilleri

# Senkron İleri Sayıcılar

- Sayıcı devresinde başlangıç anında her iki çıkışı da '0' olduğunu düşünürsek gelen ilk tetikleme sinyali ile toggle çalışan B flip-flop'u tetiklenir ve QB çıkışı '1' değerini alır. A flip-flop'una da aynı tetikleme sinyali uygulanacağından ve J-K girişlerine '0' uygulandığından QA çıkışı '0' olur. Bu tetikleme anında sayıcı çıkışları QA=0 ve QB=1 değerlerine yüklenirler.
- İkinci tetikleme sinyali ile J-K girişlerinde '1' olan B flip-flop'u tetiklenir ve QB çıkışı '0' olur. A flip-flop'unun girişlerinde '1' değeri olduğundan A flip-flop'u konum değiştirir ve QA çıkışı '1' değerini alır. Bu tetikleme anında sayıcı çıkışları QA=1 ve QB=0 değerlerine yüklenir.

# Senkron İleri Sayıcılar

- Üçüncü tetikleme sinyali ile B flip-flop'u konum değiştirir ve  $Q_B=1$  değerini alır. A flip-flop'u girişlerinde '0' değeri olduğundan konum değiştirmez ve  $Q_A=1$  olarak kalır. Bu tetikleme anında sayıcı çıkışları  $Q_A=1$  ve  $Q_B=1$  değerlerinde olacaktır.
- Dördüncü tetikleme sinyalinde her iki flip-flop girişlerinde '1' değeri olduğu için her iki flip-flop'ta konum değiştirecek ve başlangıç değerleri olan  $Q_A=0$  ve  $Q_B=0$  olacaktır.

Tetikleme Sinyali	$Q_A$	$Q_B$
0	0	0
1	0	1
2	1	0
3	1	1
4	0	0



# Senkron Sayıcıların Tasarımı

- Çalışma programı verilen bir Senkron sayıcının tasarımında aşağıdaki işlem sıraları izlenmelidir;
- I- Tasarımda kullanılacak Flip-Flop türü ve adedi belirlenir.
- II- Sayma işlemine ilişkin çalışma tablosu oluşturulur.
- III- Flip-Flop geçiş (uyarma) tabloları kullanılarak her bir Flip-Flop için geçişlere ait gerekli giriş değerleri bulunur.
- IV- Her bir Flip-flop için bulunan giriş değerleri Karnough haritalama yöntemi ile sadeleştirilir.
- V- İndirgenmiş eşitliklerden Senkron sayıcı devresi çizilir.
- **Not:** Senkron sayıcıların tasarımında kullanılan Flip-Flop'ların tetikleme türü tasarım için belirleyici bir özellik değildir.

# Senkron İleri Sayıcılar - Örnek

- **Örnek:** Mod-7 Senkron sayıcıyı J-K Flip-Flop kullanarak tasarlayalım.
- **Çözüm:** I. Tasarımda kullanılacak Flip-Flop türü ve adedi belirlenir.
- Mod-7 senkron sayıcı sayma işlemini 0 ila 6 arasındaki sayılar için gerçekleştirir. Sayma işlemindeki en büyük sayı olan 6 sayısını kaç bitle ifade ediyorsak o kadar Flip-Flop kullanmak zorundayız.  $(6) = (110)_2$  olduğuna göre tasarımda üç tane Flip-Flop kullanmak zorundayız. İstenilen tür soruda J-K olarak belirlenmiştir.
- Diğer bir hesaplama şekli ile sayma işlemi 0-6 arasında gerçekleşecektir ve en büyük değer 6 olduğuna göre,  $2^n \geq 6$  olmalıdır ve  $2^3 \geq 6$  olur. Buradan da  $n=3$  değeri bulunur. Bu değer kullanılacak flip-flop adedini verir.

# Senkron İleri Sayıcılar - Örnek

- II. Sayma işlemine ilişkin çalışma tablosunu oluşturalım.

<b>Tetikleme Sinyali</b>	<b>A</b>	<b>B</b>	<b>C</b>
0	0	0	0
1	0	0	1
2	0	1	0
3	0	1	1
4	1	0	0
5	1	0	1
6	1	1	0

# Senkron İleri Sayıcılar - Örnek

- III. Çalışma tablosu bize sayıcının mevcut durumunu ve gelen tetikleme sinyali ile geçmesi gereken sonraki durumu göstermelidir. Flip-flop geçiş (uyarma) tabloları kullanılarak her bir flip-flop için geçişlere ait gerekli giriş değerleri bulunur.

Tetikleme Sinyali	Mevcut Durum			Sonraki Durum			Flip-Flop Değerleri					
	A	B	C	A	B	C	J <sub>A</sub>	K <sub>A</sub>	J <sub>B</sub>	K <sub>B</sub>	J <sub>C</sub>	K <sub>C</sub>
0	0	0	0	0	0	1	0	X	0	X	1	X
1	0	0	1	0	1	0	0	X	1	X	X	1
2	0	1	0	0	1	1	0	X	X	0	1	X
3	0	1	1	1	0	0	1	X	X	1	X	1
4	1	0	0	1	0	1	X	0	0	X	1	X
5	1	0	1	1	1	0	X	0	1	X	X	1
6	1	1	0	0	0	0	X	1	X	1	0	X

# Senkron İleri Sayıcılar - Örnek

- IV. Her bir Flip-Flop için çalışma tablosundan elde edilen geçişler Karnough haritasına yerleştirilir. Ve her bir girişe ait indirgenmiş eşitlik elde edilir.

A \ B.C	00	01	11	10
0	1	x	x	1
1	1	x	x	

$J_C = \bar{A} + \bar{B}$

A \ B.C	00	01	11	10
0	x	1	1	x
1	x	1	x	x

$K_C = +V_{CC}$

A \ B.C	00	01	11	10
0		1	x	x
1		1	x	x

$J_B = C$

A \ B.C	00	01	11	10
0	x	x	1	
1	x	x	x	1

$K_B = A + C$

A \ B.C	00	01	11	10
0			1	
1	x	x	x	x

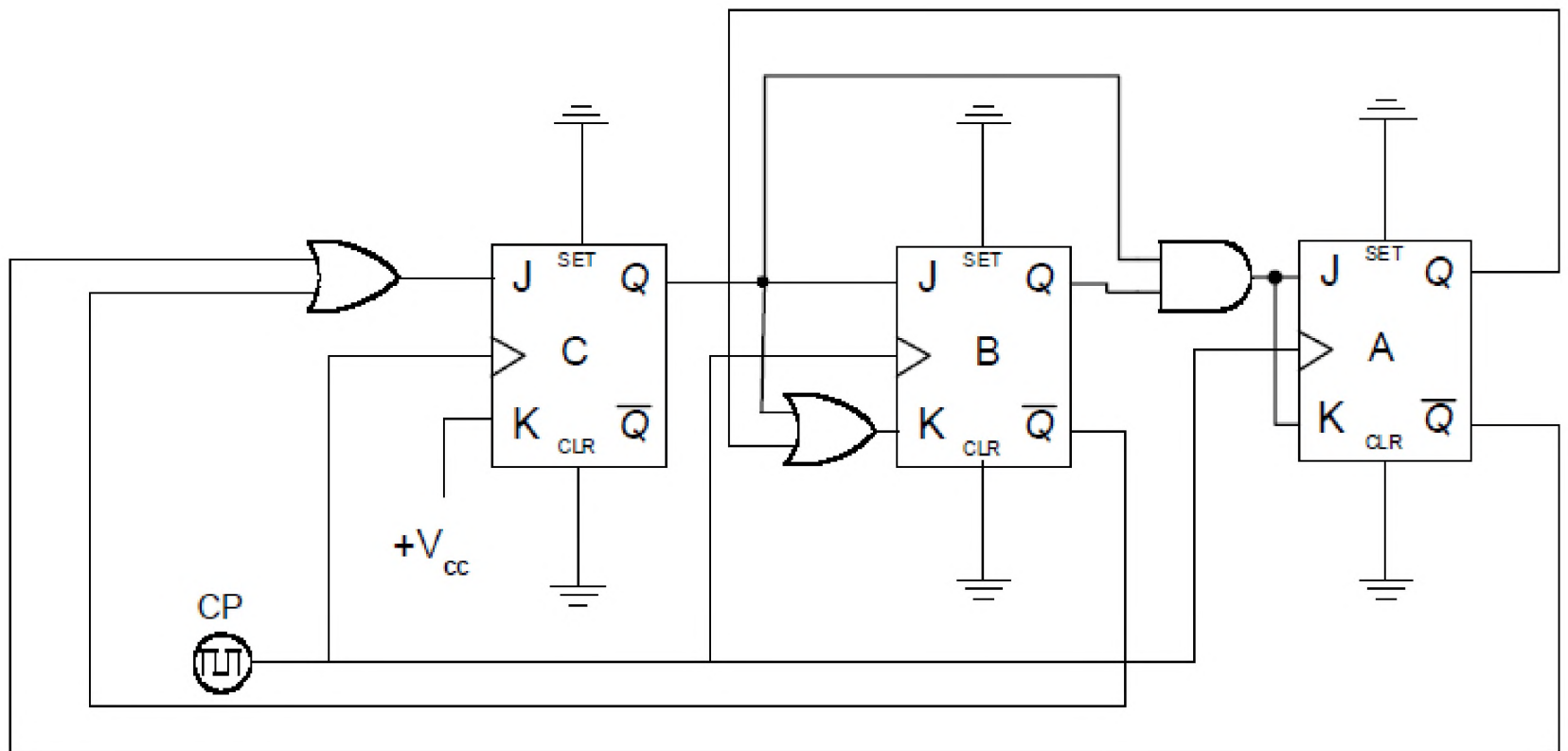
$J_A = B.C$

A \ B.C	00	01	11	10
0	x	x	x	x
1			x	1

$K_A = B.C$

# Senkron İleri Sayıcılar - Örnek

- V. Senkron sayıcının çizimi ile devre tasarımı tamamlanır.

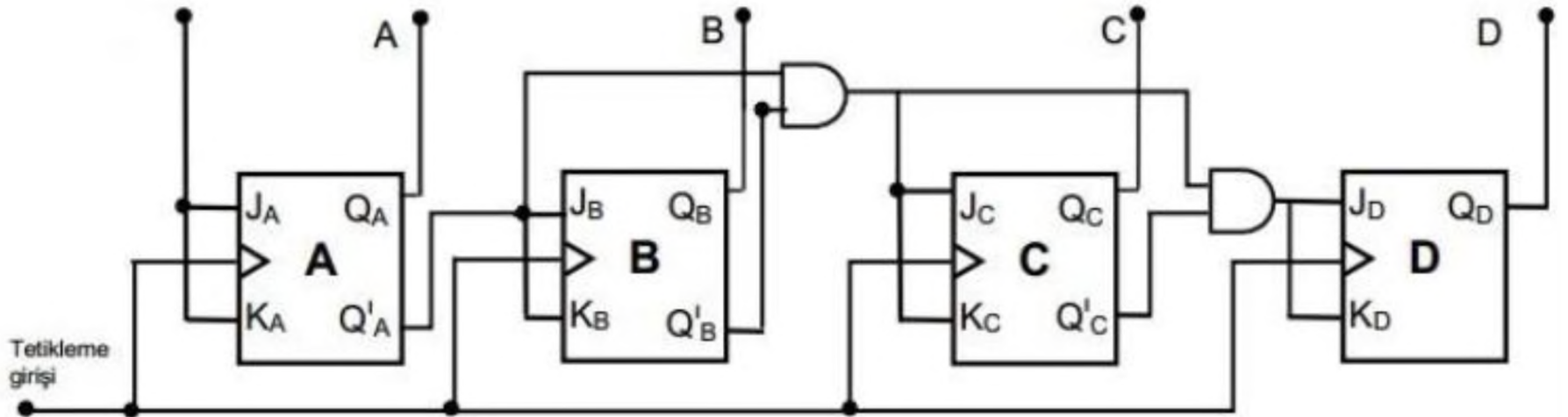


# Senkron Geri Sayıcı

- Senkron geri sayıcı devresi yapmak için flip-flop'lar arası bağlantılarda, (ilk flip-flop hariç) bir önceki flip-flop'un  $\bar{Q}$  çıkışının bir sonraki flip-flop'un J girişine bağlanması gerekir. Senkron geri sayıcıda her gelen tetikleme sinyali ile en düşük sıralı konumdaki flip-flop konum değiştirir. Çıkışı düşük basamak değerine sahip flip-flop'ların konumunun '0' olması halinde çıkışı '1' olan ilk flip-flop durum değiştirir. Örneğin çıkışları DCBA=1100 olan bir senkron geri sayıcı gelen ilk tetikleme sinyali ile çıkış değeri DCBA=1011 olacaktır. Burada A flip-flop'u konum değiştirir, bunun nedeni A flip-flop'unun mevcut durumunun '0' ( $\bar{A}=1$ ) olmasıdır. C flip-flop'u konum değiştirir, çünkü BA=00' dir. D flip-flop'u konum değiştirmez. Çünkü alt sıralı flip-flop'larında değeri 100' dür. Bu değerlerin uygulandığı 'VE kapısı' çıkışı '0' olacağından D flip-flop'u tetikleme sinyalinden etkilenmez.

# Senkron Geri Sayıcı

- Dört bit senkron geri sayıcı devresi.



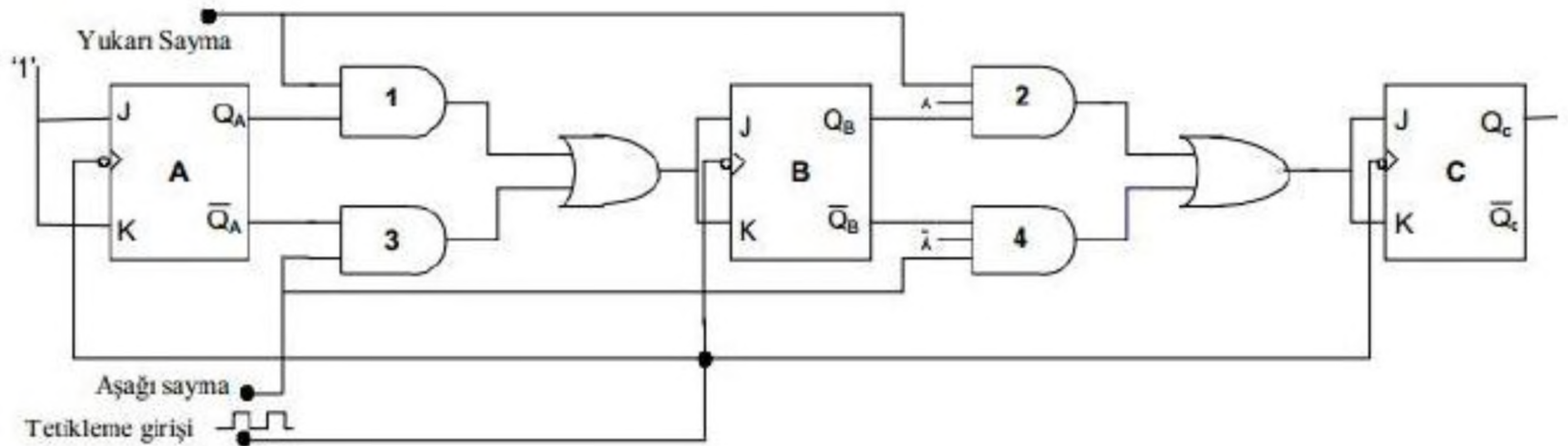


# Senkron İleri/Geri Sayıcı

- İleri ve geri sayma işlemi yapabilen senkron sayıcılarda sayma yönü, kontrol girişleri flip-flop'ların çıkışının  $Q$  veya  $\bar{Q}$  çıkışından alınacağına karar verilerek belirlenir. Aşağıdaki şekilde verilen üç bitlik senkron sayıcı devresinde 'yukarı sayma girişi' değeri '1' olduğu zaman binary 000'dan başlayarak binary 111'e kadar ileri sayar. Ama 'aşağı sayma girişi' değeri '1' olursa bu seferde 111'den başlayarak binary 000'a kadar geri sayar.

# Senkron İleri/Geri Sayıcı

- Üç bit senkron ileri/geri sayıcı devresi.



# İlgili Videolar

- [https://www.youtube.com/watch?v=Fws\\_adHlKpk](https://www.youtube.com/watch?v=Fws_adHlKpk)
- <https://www.youtube.com/watch?v=HDE3aQxvZCs>
- <https://www.youtube.com/watch?v=uGIDCJnkFYY>
- <https://www.youtube.com/watch?v=U0fmpWgLbLI>
- <https://www.youtube.com/watch?v=VxCmh0e7kaE>
- <https://www.youtube.com/watch?v=JwdGaJw8uW4>