

HAFTA 5:

DOĞRUSAL, ZAMANDA DEĞİŞMEZ (DZD) SİSTEMLER

LINEAR, TIME INVARIANT (LTI) SYSTEMS

İçindekiler

3.1 Hem doğrusal, hem zamanda değişmez sistemler	2
3.2 Kesikli zaman doğrusal, zamanda değişmez sistemler	6
3.2.1 Katlama toplamı ile kesikli zaman, doğrusal, zamanda değişmez sistemlere ait çıktının hesaplanması.....	6
3.2.2 Grafik yöntemi ile kesikli zaman doğrusal, zamanda değişmez sistemlere ait çıktının hesaplanması.....	8
3.2.3 Kesikli zaman doğrusal, zamanda değişmez sistemler için bir örnek.....	12
Örnek problem	12
3.3 Sürekli zaman doğrusal, zamanda değişmez sistemler: Katlama integrali.....	15
3.3.1 Sürekli zaman doğrusal, zamanda değişmez sistemler için bir örnek.....	15

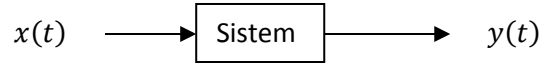
BÖLÜM 3:

DOĞRUSAL, ZAMANDA DEĞİŞMEZ (DZD) SİSTEMLER

LINEAR, TIME INVARIANT (LTI) SYSTEMS

“Bölüm 2, Sistemler” kısmında anlatılan sistemler içinde çok özel bir alt sistem bulunmaktadır. Bu sistem hem doğrusal hem de zamanda değişmez bir sistem olarak tanımlanabilecek olan DZD (Doğrusal Zamanda Değişmez) ya da Linear Time Invariant (LTI) sistemler olarak adlandırdığımız ve literatüre adını altın harflerle yazdırmış sistemlerdir. Bu sistemleri bu kadar özel ve önemli yapan iki neden vardır. Bu nedenlerden ilki; bu sistemlerin elektrik-elektronik mühendisliğinde kendiliğinden, doğal olarak ortaya çıkmalarıdır. Yani diyebiliriz ki, herhangi bir ihtiyaç için tasarlanan bir sistem DZD-LTI özelliği taşımaktadır. İkinci neden ise LTI sistemlerin çok kolay modellenebilmesi, sistemin çıkış-giriş arasındaki ilişkinin matematiksel olarak açık ve net bir biçimde analitik olarak ifade edilebilmesidir. Tüm sistemler içinde DZD-LTI sistemleri bu kadar önemli ve popüler yapan bu iki neden, yumurta-tavuk ilişkisi gibi ortaya çıkmaktadır: Analitik olarak ifade edilebilen bir sistemin tercih edilmesi, tercih edilen bir sistemin analitik olarak ifade edilebilmesi ya da edilebilir hale gelecek şekilde düzenlenmesi.

Şekil 3.1’de DZD bir sisteme ait blok diyagram sunulmuştur. Bu sistemi herhangi bir sistemden ayıran en önemli özellik çıkış sinyalinin giriş sinyali cinsinden matematiksel olarak ifade edilebiliyor olmasıdır.



Şekil 3.1 Sürekli zaman doğrusal zamanda değişmez (DZD-LTI) sistem blok diyagramı.

Bu kitap içinde bu bölüm, sistemler içinde DZD sistemler kadar özel bir yer tutmaktadır. Doğrusal sistem teorisini anlayabilmenin esası DZD-LTI sistemleri anlamadan geçer. Bu nedenle Şekil 3.1’de verilen sürekli zaman DZD sistemine ait çıkış-giriş ilişkisi ezbere bir formül ile verilmeyecek; öğrencinin bu ilişkiyi anlaması, kavraması, daha da önemlisi içselleştirmesi hedeflenecektir.

3.1 Hem doğrusal, hem zamanda değişmez sistemler

“Bölüm 2-Sistemler” kısmına geri dönersek:

Doğrusal (linear) bir sistem çok basit iki özelliğe sahiptir: Toplanırlık (additivity) ve Homojenite (homogeneity).

- Toplanırlık:** Sisteme $x_1(t)$ sinyali girdiğimizde $y_1(t)$ sinyalini ve $x_2(t)$ sinyali girdiğimizde $y_2(t)$ sinyalini elde ediyorken; $x_1(t) + x_2(t)$ sinyalini girdiğimizde $y_1(t) + y_2(t)$ sinyalini elde ediyor isek sistem doğrusallığın ilk basamağını geçmiştir.
- Homojenite:** Sisteme $x_1(t)$ sinyali girdiğimizde $y_1(t)$ sinyalini elde ediyorken, $ax_1(t)$ sinyalini girdiğimizde $ay_1(t)$ sinyalini elde ediyor isek (a herhangi bir sabit olmak üzere) sistem artık doğrusaldır diyebiliriz.

Bu durumda; a ve b şıklarını birleştirerek, süperpozisyon (superposition) özelliğini sağlayan sistemler doğrusal sistemlerdir. Başka bir deyişle; $ax_1(t) + bx_2(t)$ sinyalini girdiğimizde $ay_1(t) + by_2(t)$, (a ve b herhangi iki sabit olmak üzere) çıkış sinyalini elde ettiğimiz sistemlere doğrusal sistemler diyebiliriz.

Zamanda değişmezlik ise bir sistemin girişinde t_0 kadar gecikme oluyorsa, çıkışında da t_0 kadar gecikme olmasıdır. Bu durumda sistem zamanda değişmezdir (time invariant). Bir sisteme $x(t)$ sinyalini girdiğimizde $y(t)$ sinyalini elde ediyoruzken, $x(t - t_0)$ sinyalini girdiğimizde çıkış aynı miktarda gecikerek $y(t - t_0)$ çıkış sinyalini veriyorsa sistem zamanda değişmez (time invariant) bir sistemdir.

Şimdi bakalım, verilen bu iki önemli özellik özümsenebilmiş mi? Anlatım ve gösterim kolaylığı nedeniyle ispat ve açıklamalar kesikli zamanda verilecek, formüller daha sonra sürekli zamana taşınacak ve en son sürekli zamanda verilen (ispatlanan) formüllerin fiziksel anlamları açıklanacaktır.

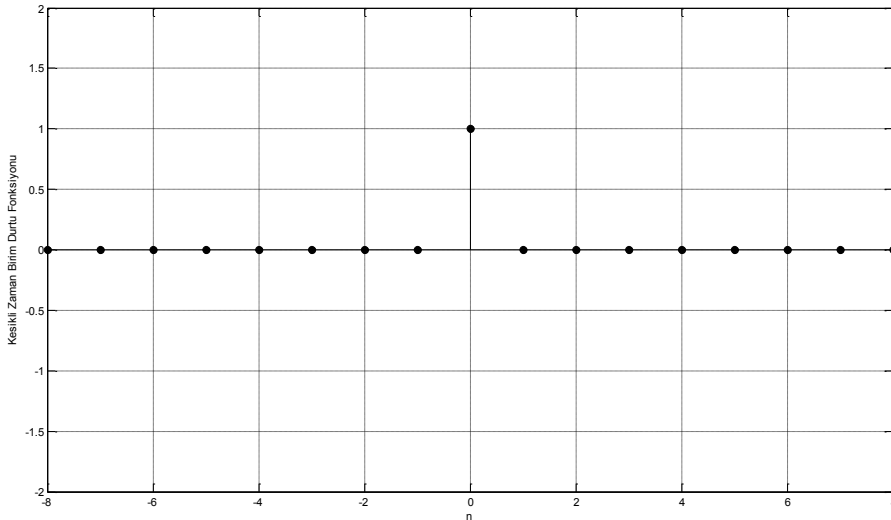
Lütfen burayı dikkatli ve iyi okuyun; anlamaya, özümsemeye çalışın. Matematik yolu ile her şey mümkün olduğunca basit anlatılacak, ancak olması gerekenden daha basit olmasına izin verilmeyecektir.

En temel ve en basit kesikli zaman dizisi birim dürtü (unit impulse) sinyalini tekrar ele alalım.

Eşitlik 3.1'deki tanımdan yola çıkarak birim dürtü dizisini çok kolay anlayabiliriz. $n = 0$ anında değeri 1 olan, diğer tüm kesikli zamanlarda değeri 0 olan sinyale birim dürtü dizisi diyebiliriz.

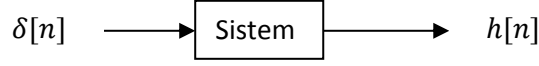
$$\delta[n] = \begin{cases} 0, & n \neq 0 \\ 1, & n = 0 \end{cases} \quad (3.1)$$

Şekil 3.2'de kesikli zaman birim dürtü dizisi sunulmuştur.



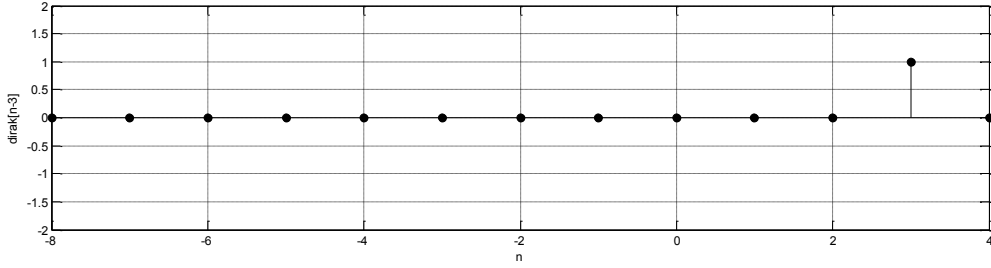
Şekil 3.2 Kesikli zaman birim dürtü dizisi.

Şimdi bu diziyi herhangi bir sisteme girdi olarak verdiğimizizi, beslediğimizi düşünelim.



Şekil 3.3 Girişi birim dürtü dizisi olan kesikli zaman sistemi.

Sistem ne olursa olsun bu girdiye bir çıktı, bir tepki verecektir. Şekil 3.3'te verilen sisteme dürtü verildiğinde sistemin verdiği tepki "dürtü tepkisi" olarak adlandırılacaktır. Dikkat edelim, aslında giriş sinyali $x[n] = \delta[n]$ olduğunda $y[n] = h[n]$ halini almaktadır. Yani $\delta[n]$ ve $h[n]$ fonksiyonları sırasıyla girdi ve çıktı sinyallerinin özel birer halidir. Tabidir ki sistem değiştikçe aynı giriş sinyali için sistem farklı çıkış sinyalleri üretecektir. Bu durumda artık dürtü tepkisi sinyalinin adını koymamız gerekir. Her şeyi mümkün olduğunca basit hale getirebilmek adına Şekil 3.3'te verilen sistemin dürtüye verdiği tepki, $h[n] = \delta[n - 3]$, Şekil 3.4'te verilen üç birim kaymış birim basamak fonksiyonu olarak alalım.



Şekil 3.4 Şekil 3.3'te verilen kesikli zaman sisteminin dürtü sinyaline verdiği tepki.

Şekil 3.3'te verilen sistem çok basit bir biçimde kendisine verilen girdi sinyalini üç birim bekletmiş ve olduğu gibi çıkışına yansıtmıştır. Bu durumda sistemin ne yaptığını kestirmek güç değildir. Kendisine verilen giriş sinyalini belli bir süre beklettikten sonra çıkışa vermektedir. Sistem basit bir geciktirme (delay) sistemi, devresidir.

Şu anda arkanıza yaslanıp bu kadar iddialı bir kitap neden bana bu kadar basit bir içerik sunuyor diye kendinize soruyor olabilirsiniz. Ancak unutmamak gerekir ki en karmaşık yapıların bile basit bir temeli vardır. Bakalım bu temeli iyi atabiliyor muyuz?

Bölüm başlığı olan doğrusal zamanda değişmez sistemlere dönecek olur isek; Şekil 3.3'te sunulan sistemin hem zamanda değişmez, hem de doğrusal olduğunu ispatlayınız. Zamanda değişmezlik ile bir sistemin girişinde t_0 kadar gecikme oluyorsa, çıkışında da t_0 kadar gecikme olması gerekir. O zaman giriş iki birim kaydığında çıkışta iki birim kaymalıdır. Yani giriş sinyali $x[n] = \delta[n - 2]$ olduğunda çıkış sinyali $y[n] = \delta[n - 5]$ olmalıdır. Hatırlatmak zorundayım ki bu durum sadece zamanda değişmez sistemler için geçerli olacaktır. Diğer sistemler için böyle bir durum geçerli değildir.

Zamanda değişmezlik konusunu tamamladığımıza göre bir de doğrusallık konusuna el atmamızda fayda vardır. Şekil 3.3'te verilen sistemin doğrusal olması durumunda $x[n] = \delta[n] + 2\delta[n - 2]$ sinyaline ne tepki vereceğini irdeleyelim. Biraz önce arkasına yaslananlar, içeriğin eskisi kadar basit olmadığını düşünmeye başladılar diye düşünüyorum. Ancak panik yapmayı gerektirecek bir durum yok. Başımız sıkıştıkça tanımları okuyup anlamaya ve tanımları çağırıp, bu tanımlardan yardım almaya devam edelim. Madem sistemimiz doğrusal; girdi sinyalinin her bir elemanını ayrı ayrı inceleyebiliriz.

Süperpozisyon (superposition) özelliği bize bu hakkı sunmaktadır. Sistemin $x[n] = \delta[n]$ girdisine ne çıktı verdiğini biliyordum. Benzer şekilde sistem zamanda değişmez olduğu için $x[n] = \delta[n - 2]$ girdisi için de ne çıktı vereceğini biliyorum. Madem sistemin yeni girdisi $x[n] = \delta[n] + 2\delta[n - 2]$, bu durumda çıkış sinyalini hesaplamak için giriş sinyalinin ilk kısmına aynen, ikinci kısmına ise daha önce zamanda değişmezlik özelliğini kullanarak bulduğum çıktının iki katı ile çarpıp toplayarak hesaplayabilirim: $y[n] = \delta[n - 3] + 2\delta[n - 5]$. Bu hesabı yaparken sistemin hem zamanda değişmez, hem de doğrusal olduğunu varsaydığımızı (Sizin de bunu ispatladığınızı) unutmayalım.

Tüm bu analiz sırasında yaptığımız işlemleri incelersek çok daha genel bir sonuca varabiliriz. İddialı bir genel sonuca: Herhangi bir doğrusal, zamanda değişmez sistemin, herhangi bir giriş sinyaline vereceği tepkiyi, yani çıkış sinyalini sadece birim dürtü sinyaline verdiği tepkiyi (dürtü tepkisini) bilerek hesaplayabiliriz. Diğer bir deyişle, doğrusal zamanda değişmez bir sistem için $h[n]$ dürtü tepkisini biliyorsak, herhangi bir giriş sinyali için çıkış sinyalini hesaplayabiliriz. NASIL?

“Bölüm 1-Sinyaller” kısmından hatırlarsak, herhangi bir kesikli zaman ya da sürekli zaman sinyalini birim basamak sinyali cinsinden Eşitlik 3.2 ve Eşitlik 3.3’te görüldüğü gibi (sifting property, elek özelliği) ifade edebiliriz.

$$x[n] = \sum_{k=-\infty}^{\infty} x[k]\delta[n - k] \quad (3.2)$$

$$x(t) = \int_{-\infty}^{\infty} x(\tau)\delta(t - \tau) d\tau \quad (3.3)$$

Bu durumda herhangi bir doğrusal, zamanda değişmez sistemin birim dürtü sinyaline verdiği tepkiyi biliyorsak; $x[n]$ sinyalini birim dürtü sinyalinin zamanda kaymış ve genliği $x[k]$ değerleri ile çarpılmış sinyallerin toplamı olarak ifade edebiliriz (sifting property, elek özelliği). $x[k]$ sinyalinin k anındaki değerleri birer sabit olacağından doğrusallık özelliğinden ve sistemin dürtüye vereceği tepki de k kadar kaymış birim dürtü tepkisi $h[n - k]$ olacağından zamanda değişmezlik özelliğinden dolayı Eşitlik 3.4’ü yazmamız mümkün olacaktır.

$$y[n] = \sum_{k=-\infty}^{\infty} x[k]h[n - k] \quad (3.4)$$

Eşitlik 3.4, hem doğrusal, hem de zamanda değişmez (Linear Time Invariant) sistemler için yazılabilecek çok özel bir eşitliktir ve katlama (convolution sum) toplamı olarak adlandırılır.

Eşitlik 3.4’ü bu kadar özel yapan, LTI bir sistem için birim dürtü tepkisini bilmemiz durumunda LTI sistemin herhangi bir giriş sinyaline vereceği tepkiyi hesaplayabiliyor olmamızdır. Eşitlik 3.4, birçok nedenden dolayı çok özel ve birçok özellikleri olan bir denklemdir. Bu özelliklerine girmeden sadece matematik kullanarak bu eşitliği sürekli zamana taşımamız mümkündür.

Eşitlik 3.5, sürekli zaman katlama integrali (convolution integral) olarak adlandırılır ve sürekli zaman DZD-LTI bir sistem için çıkış ile giriş arasındaki matematiksel bağlantıyı sunar.

$$y(t) = \int_{-\infty}^{\infty} x(\tau)h(t - \tau) d\tau \quad (3.5)$$

Katlama integrali ve katlama toplamını anlayabilmek son derece önemlidir. Maalesef birçok öğrenci katlama integralini, katlama toplamının sürekli hale getirilmesi ile çözülebilecek bir problem olarak görmektedir. Oysa ilerleyen örneklerde görüleceği üzere sorun bundan biraz daha karmaşıktır.

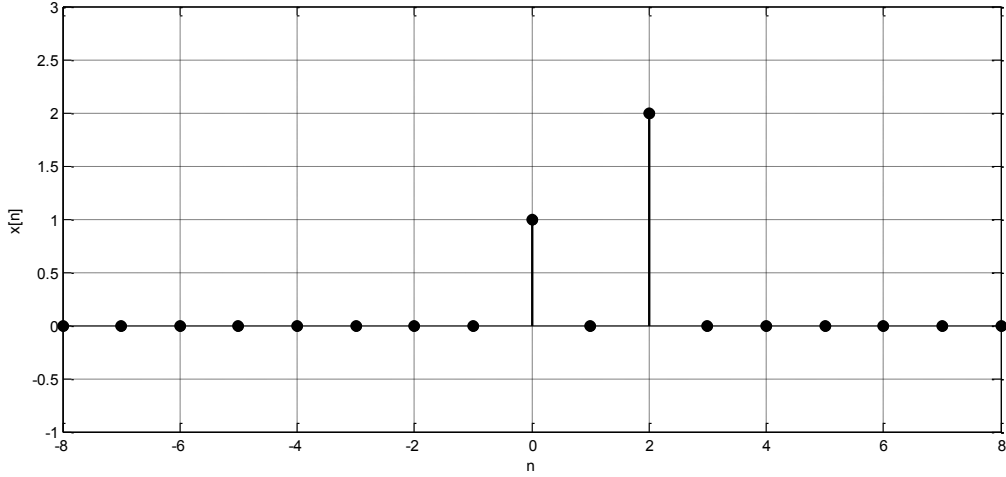
3.2 Kesikli zaman doğrusal, zamanda değişmez sistemler

Katlama problemi birçok öğrenci tarafından basit olarak algılanır. Oysa sınavlarda verilen en basit örneği bile birçok öğrenci çözemez. Bunun temel nedeni katlama toplamı ve integralinin basite alınması ve iyi anlaşılabilmesidir. Katlama toplamını hafife almadan $x[n] = \delta[n] + 2\delta[n - 2]$ giriş sinyalini, $h[n] = \delta[n - 3]$ dürtü tepkisine sahip LTI-DZD bir sisteme girdi olarak verdiğimizizi varsayalım. Bakalım çıkış sinyalini, Eşitlik 3.4'teki katlama toplamını kullanarak hesaplayabilecek miyiz?

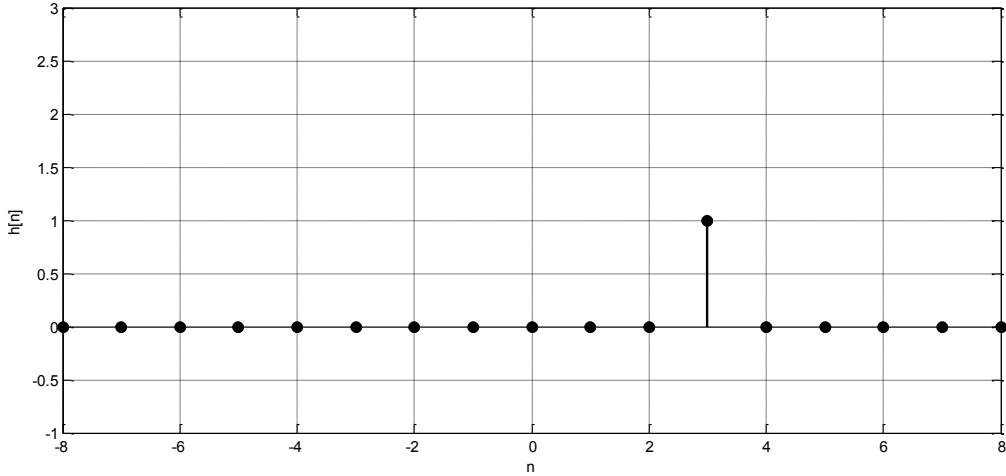
3.2.1 Katlama toplamı ile kesikli zaman, doğrusal, zamanda değişmez sistemlere ait çıktının hesaplanması

Katlama toplamına alıcı gözle baktığımızda, ilk bakıştaki kadar basit bir toplama işlemi olmadığını hemen anlarız. Bu toplamın k ve n olmak üzere iki adet değişkeni bulunmaktadır. k değeri eksi sonsuzdan, artı sonsuza kadar değişmektedir, ancak n değeri nedir ve nasıl değişmektedir? n değeri $y[n]$ sinyalinin zaman indisi olduğundan $y[n]$ sinyalinin kesikli zaman için müstakbel tüm değerlerini almalıdır. İdeal durumda n değeri de eksi sonsuzdan artı sonsuza kadar değişmelidir. YANİ, n değişkeninin herhangi bir değeri için k üzerinden sonsuz adet çarpma ve sonsuz adet toplama yapılacaktır. Benzer şekilde n değerinin bir sonraki değeri içinde yeniden k üzerinden sonsuz adet çarpma ve sonsuz adet toplama yapılması gerekecektir.

Şekil 3.5'te önceki bölümlerde detaylı olarak irdelediğimiz girdi sinyali $x[n]$ ve LTI sistem $h[n]$ alt alta çizilmiştir.



a.



b.

Şekil 3.5. a. Girdi sinyali $x[n]$ ve B. LTI sistem $h[n]$.

Şimdi matematik kullanarak $y[n]$ çıkış sinyalini hesaplayalım. Ben toplama işleminde başım her sıkıştığında sigma operatörünü açma yoluna gitmişimdir. Şu ana kadar hep işe yarayan bir teknik olmuştur. Aşağıda verilen tüm n değerleri için katlama toplamını kendiniz hesap edin, katlama toplamının ne kadar karmaşık bir işlem olduğunu kendiniz tecrübe edin.

$$n = -\infty, \quad y[n] = 0$$

$$n = -10, \quad y[n] = 0$$

$$n = 0, \quad y[n] = x[0]h[0-0] + x[1]h[0-1] + x[2]h[0-2] = 0$$

$$n = 3, \quad y[n] = x[0]h[3-0] + x[1]h[3-1] + x[2]h[3-2] = 1$$

$$n = 4, \quad y[n] = x[0]h[4-0] + x[1]h[4-1] + x[2]h[4-2] + x[3]h[4-3] = 0$$

$$n = 5, \quad y[n] = x[0]h[5 - 0] + x[1]h[5 - 1] + x[2]h[5 - 2] + x[3]h[5 - 3] = 2$$

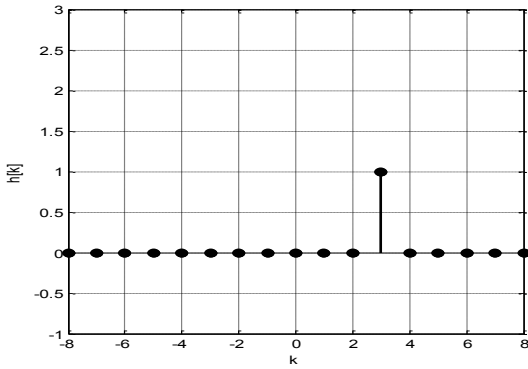
$$n = 6, \quad y[n] = 0$$

Bu durumda $y[3] = 1$ ve $y[5] = 2$ olup diğer tüm n değerleri için sıfır olarak hesaplanan dizi $y[n] = \delta[n - 3] + 2\delta[n - 5]$ olmalıdır.

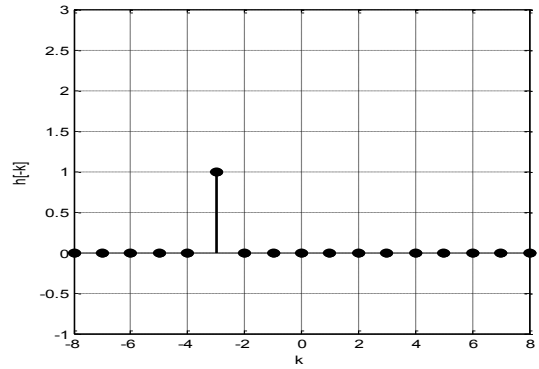
Acaba bu işlemin kolay bir yolu var mıdır? Yoksa n , kesikli zaman değişkeninin tüm değerleri için tek tek çıkış sinyalinin sıfırdan farklı olup olmadığını kontrol etmek mi gerekmektedir?

3.2.2 Grafik yöntemi ile kesikli zaman doğrusal, zamanda değişmez sistemlere ait çıktının hesaplanması

Eşitlik 3.4 dikkatle incelendiğinde $h[n - k]$ sinyalini, $h[k]$ sinyalinin (k , artık burada bağımsız değişken, n ise sabit bir tam sayı olmak üzere) zamanda ters çevrilmiş (time-reversed, $-k$) ve n kadar kaydırılmış formu $[n-k]$ olarak düşünebiliriz. Dolayısıyla ilk olarak Şekil 3.6.a'da görülen $h[k]$ sinyalinin, Şekil 3.6.b'de görüldüğü gibi y -eksenine göre simetriği alınarak $h[-k]$ sinyalini elde etmek gerekmektedir. Tahmin edileceği üzere bir sonraki adım, $h[-k]$ sinyalini kullanarak $h[n - k]$ sinyalini elde etmek olacaktır. Şekil 3.6.b'deki $h[-k]$ sinyaline n pozitif sayısı eklendiğinde $h[-k]$ sinyalini n kadar sağa, n negatif sayısı eklendiğinde ise $h[-k]$ sinyalini n kadar sola kaydırmış olup, oluşturulan $h[n - k]$ sinyalini $x[k]$ sinyali ile çarpıp toplayacak hale getirmiş olacağız.



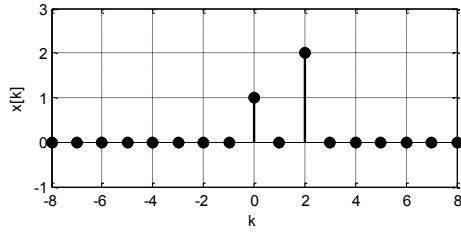
a.



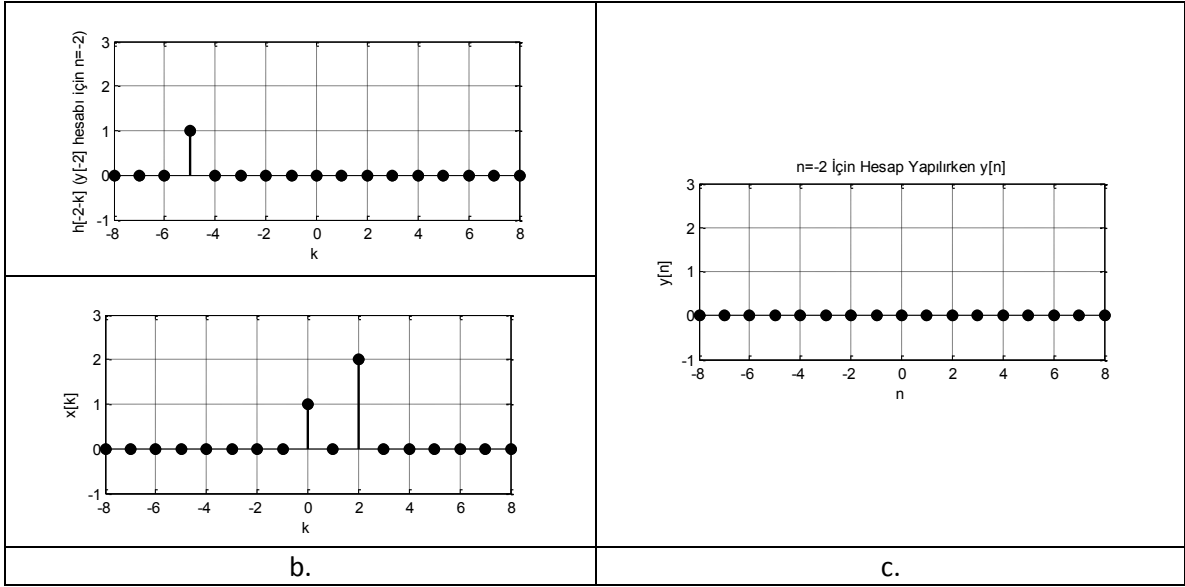
b.

Şekil 3.6 a. $h[k]$ sinyali ve b. $h[-k]$ sinyali.

Eşitlik 3.4'te k değerini $-\infty$ 'dan $+\infty$ 'a kadar değiştireceğimiz için, Şekil 3.6.b'deki $h[-k]$ sinyaline $n = -2$ ekleyerek bu sinyali iki birim sola kaydırmaya ve $x[k]$ ile buluşturmaya çalışacağız.

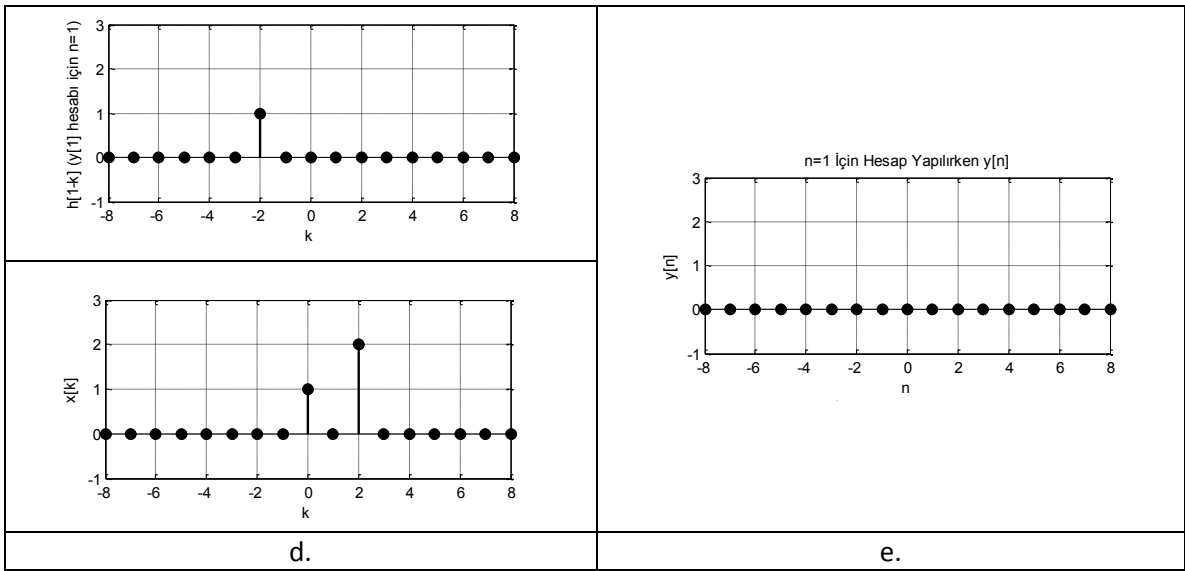


a.



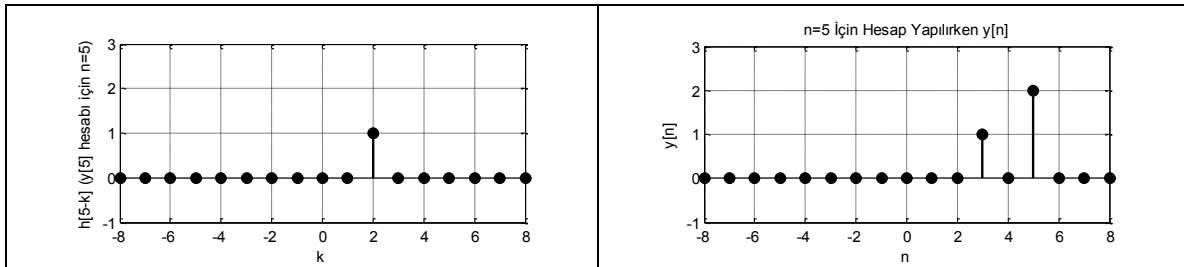
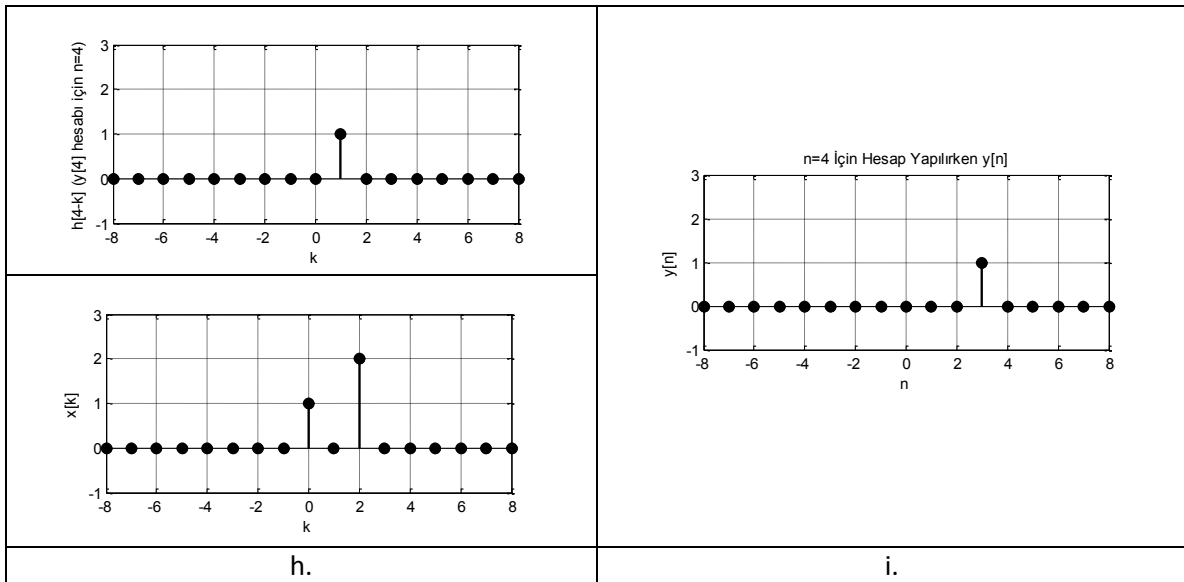
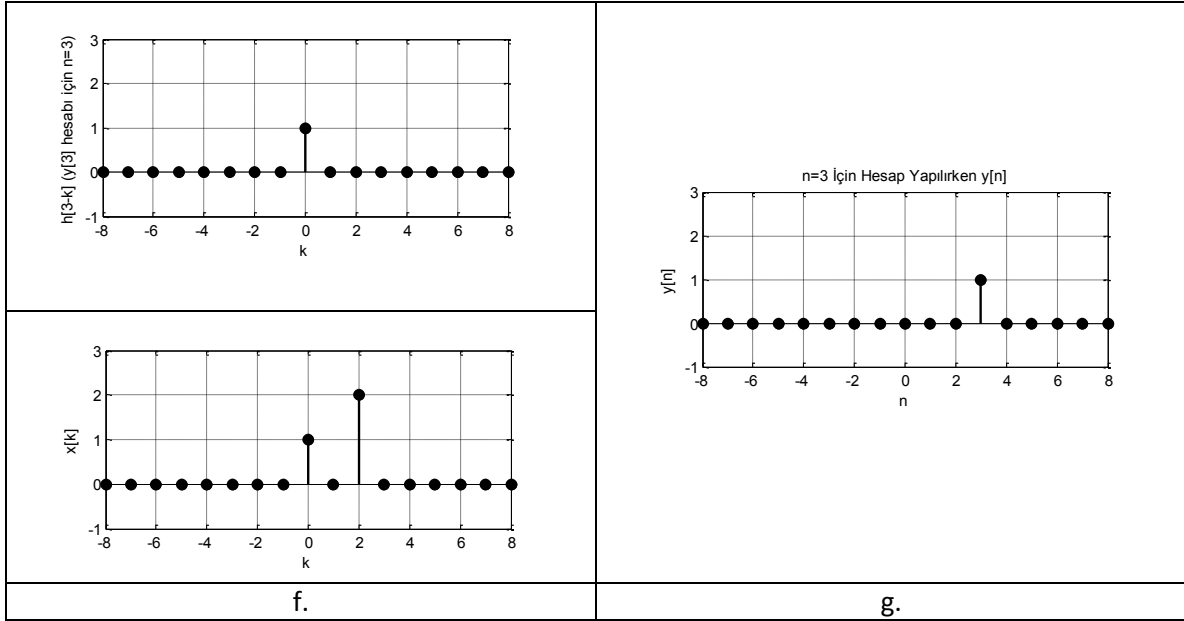
b.

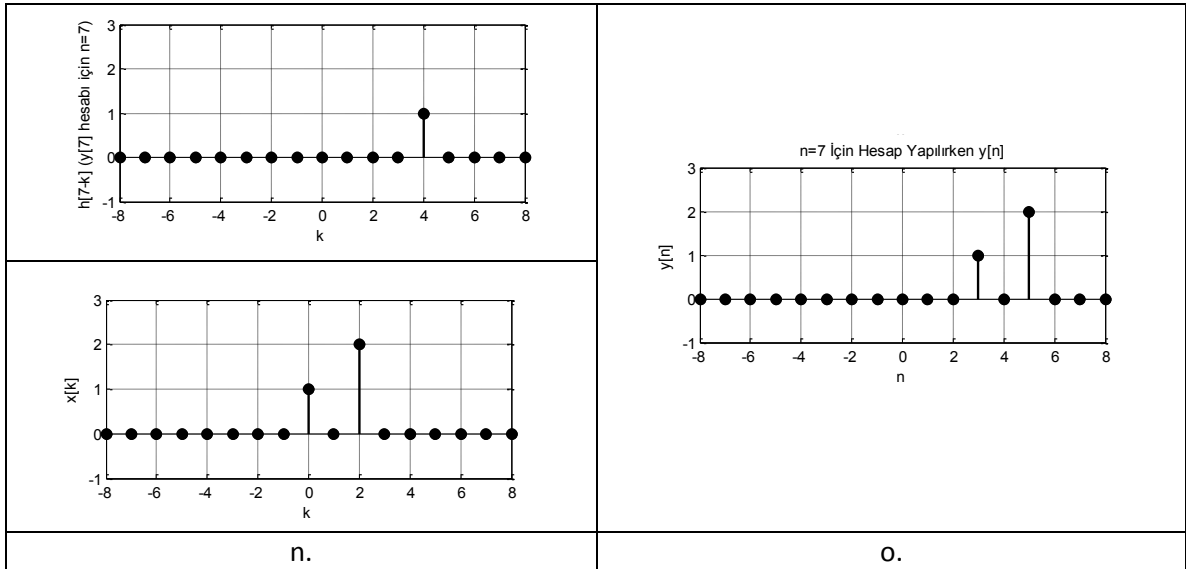
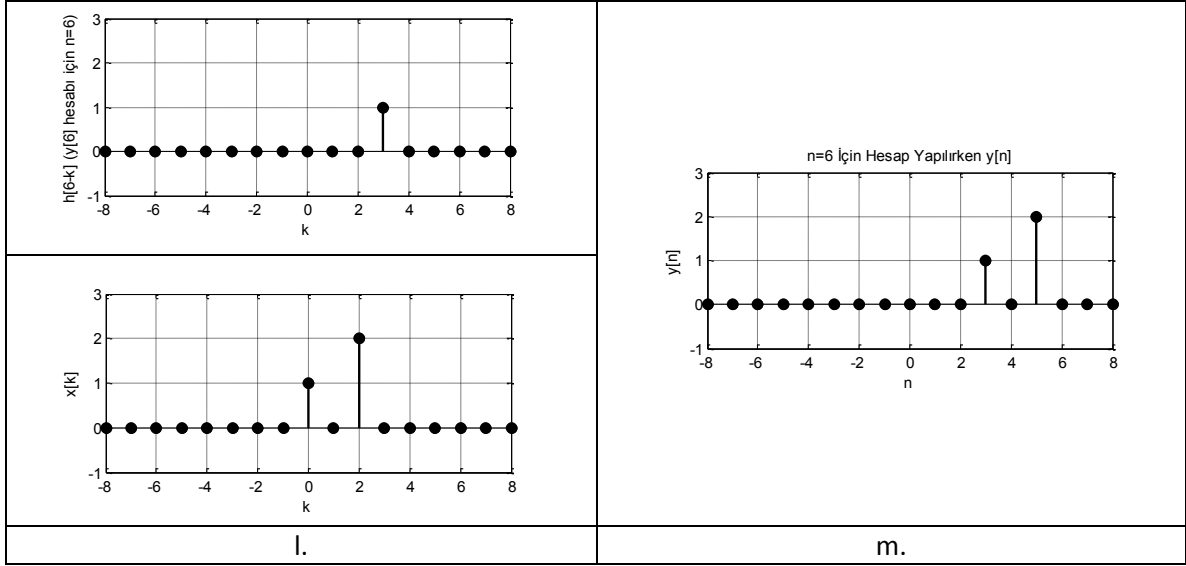
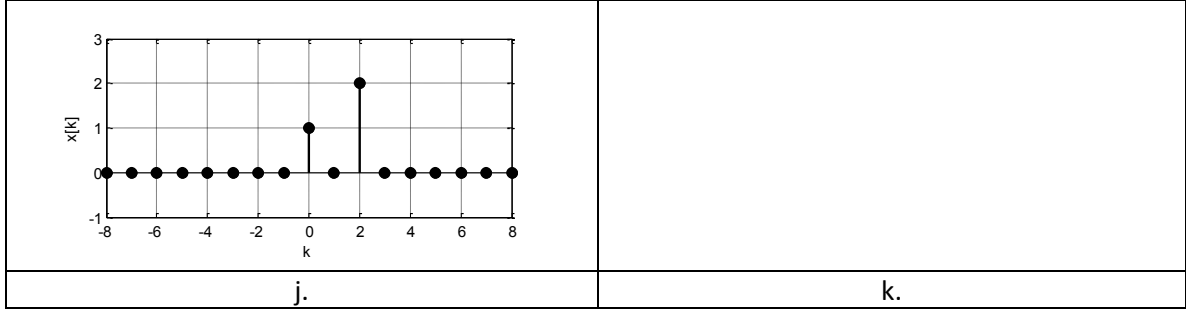
c.



d.

e.





Şekil 3.7 a. $x[k]$ sinyali,

$n = -2$ için b. $h[-2 - k]$ ve c. $y[-2]$ hesabı,

$n = 1$ için d. $h[1 - k]$ ve e. $y[1]$ hesabı,

$n = 3$ için f. $h[3 - k]$ ve g. $y[3]$ hesabı,

$n = 4$ için h. $h[4 - k]$ ve i. $y[4]$ hesabı,

$n = 5$ için j. $h[5 - k]$ ve k. $y[5]$ hesabı,

$n = 6$ için l. $h[6 - k]$ ve m. $y[6]$ hesabı ve

$n = 7$ için n. $h[7 - k]$ ve o. $y[7]$ hesabı ile $y[n]$ dizisinin tamamının hesaplanması

Şekil 3.7.a $x[k]$ sinyalini, Şekil 3.7.b ise $h[-2 - k]$ sinyalini göstermektedir. $h[-2 - k]$ sinyali, $x[k]$ sinyali ile çakışmadığı için (daha doğrusu $x[k]$ sinyalinin sıfırdan farklı değerleri, $h[-2 - k]$ sinyalinin sıfır değerli noktalarıyla çakıştığı için), Şekil 3.7.c'de görülen $y[n]$ sinyalinin $n = -2$ için değeri 0 olarak elde edilmiştir. Benzer şekilde $n = 1$ için $h[1 - k]$ sinyali, $x[k]$ sinyali ile çakışmadığı için Şekil 3.7.e'de görülen $y[n]$ sinyalinin $n = 1$ için değeri yine 0 olarak elde edilmiştir.

$h[n - k]$ sinyali ile $x[k]$ sinyalinin ilk çakıştıkları noktanın $n = 3$ için olduğu Şekil 3.7.f'den görülmektedir. Burada $n = 3$ ve $k = 0$ için, $y[n]$ hesabında sıfırdan farklı bir değer elde edilmiş ve bu değer $n = 3$ için elde edildiği için Şekil 3.7.g'de $y[3] = 1$ olarak hesaplanmıştır. Yapılan hesapta çakışan tüm noktalar, sadece çakıştıkları değerlerle çarpılmış (ki burada $h[3 - k] = h[3 - 0] = h[3] = 1$ ile $x[k] = x[0] = 1$ çakışmış ve çarpımları sonucu $y[3] = 1$ olarak yazılmıştır) ve tüm çarpım toplamları (Diğer çakışan noktaların birbirleriyle çarpımı sıfır olduğu hatırlanmalıdır) $y[3]$ hanesine yazılmıştır.

Şekil 3.7.h ve Şekil 3.7.i'de görüldüğü üzere $n = 3$ ve $k = 0$ için sıfırdan farklı değerli sayıların herhangi bir çakışması söz konusu olmadığı için $y[4] = 0$ olarak kaydedilmiştir.

Şekil 3.7'ye benzer şekilde bir diğer çakışma $n = 5$ ve $k = 2$ noktalarında gözlenmiş ve $y[n]$ hesabında sıfırdan farklı elde edilen bu değer $n = 5$ için elde edildiği için Şekil 3.7.k'de $y[5] = 2$ olarak kaydedilmiştir ($y[3] = 1$ ile birlikte). Burada ise $h[5 - k] = h[5 - 2] = h[3] = 1$ ile $x[k] = x[2] = 2$ çakışmış ve çarpımları sonucu $y[5] = 2$ olarak yazılmıştır.

Grafiksel katlama işlemi ile elde edilen sonuçlar, "3.2.1 Katlama toplamı ile kesikli zaman doğrusal, zamanda değişmez sistemlere ait çıktının hesaplanması" bölümünde yapılan matematiksel işlemler ile birebir aynı sonuçları verecektir.

Sonuç olarak, grafiksel katlama işleminde katlanacak sinyalin y-eksenine göre simetriği alındıktan sonra $-\infty$ 'dan $+\infty$ 'a kadar kaydırılır ve katlanan diğer sinyal ile çakışan noktalarda Eşitlik 3.4'e uygun katlama toplamı yapılır.

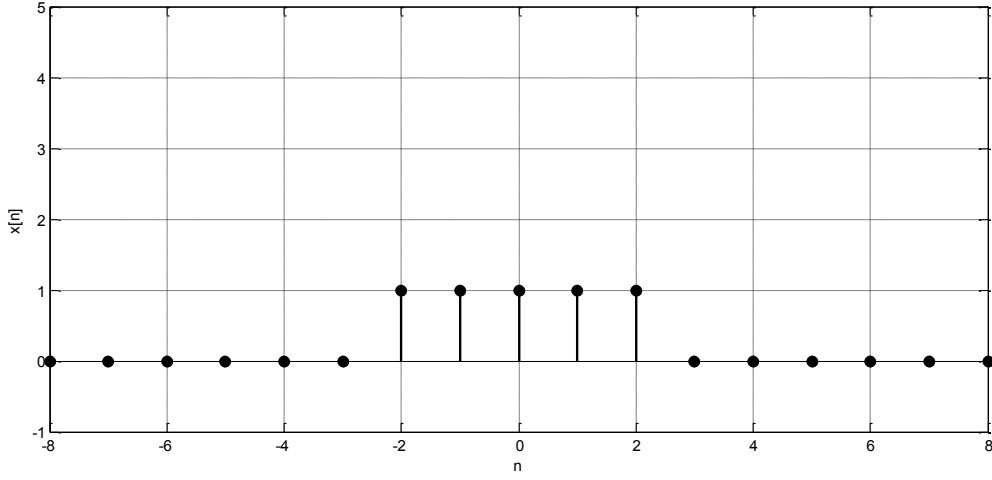
3.2.3 Kesikli zaman doğrusal, zamanda değişmez sistemler için bir örnek

Katlama toplamının tamamen anlaşıldığını, gerek katlama toplamı formülünü kullanarak, gerekse grafiksel yöntemler ile katlama toplamı sonucunun (DZD-LTI sisteme ait çıkış sinyalinin) hesaplanabileceğinin anlaşıldığını varsaymaktayım. Şekil 3.8'de verilen örneği, çözümüne bakmadan hesaplayabiliyorsanız kesikli zaman doğrusal zamanda değişmez sistemlere ait katlama toplamı kavranmış demektir.

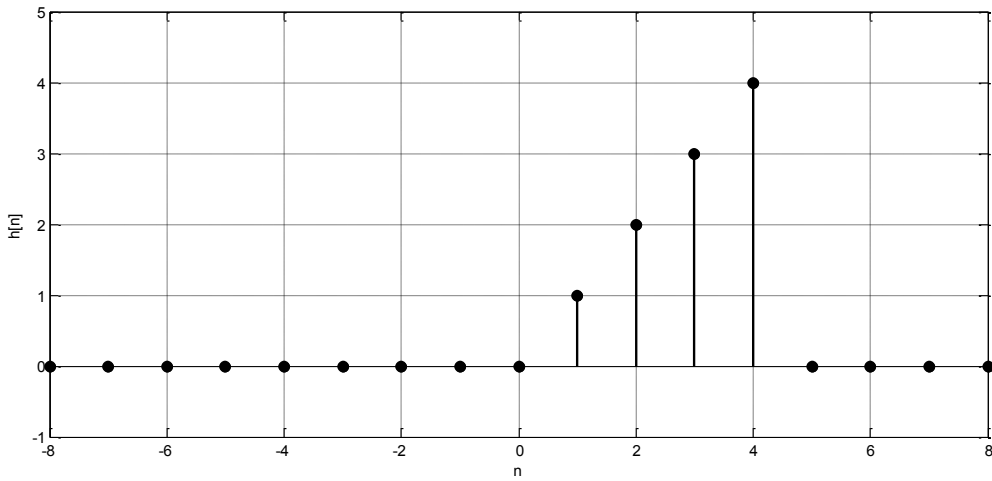
Örnek problem

Örnek problemi çözmeden önce aşağıdaki sorulara cevap arayınız.

- $y[n]$ çıkış sinyali, n 'in hangi değerinden başlar?
- $y[n]$ çıkış sinyalinin uzunluğu nedir? $y[n]$ çıkış sinyali kaç elemanlıdır?



a.



b.

Şekil 3.8 Örnek olarak verilen a. $x[n]$ ve b. $h[n]$ kesikli zaman sinyalleri.

Öğrenme zor ve zaman alan bir süreçtir. Bu örneği üç farklı şekilde çözmenizi talep edeceğim.

- Katlama toplamı formülünü kullanarak,
- Grafiksel yöntem kullanarak ve
- MATLAB ortamında bilgisayara çözdürecek kodu yazarak.

Doğal olarak tüm yöntemlerin tıpatıp aynı sonucu vermeleri gerekmektedir. Her bir yöntem için ortalama on dakika harcamanız gerekmektedir.

Şimdi tecrübeye dayalı birkaç tavsiye ve çözüm önerisi vermek istiyorum. Örnek problemi çözdüyseniz faydalı bir tavsiye olacaktır. Örnek problemi çözmek için en az yarım saat harcamadıysanız tamamen bir vakit kaybı olacaktır. Örnek problemi çözmek için vakit harcıyıp çözemediyseniz çok daha dikkatli okumanız gerekecektir.

Tüm DZD-LTI sistemler için (kesikli ve sürekli zaman dâhil) genel bir kural olarak giriş sinyali ve dürtü tepkisi sinyalini $n = 0$ orijin noktasına oturacak şekilde sağa veya sola kaydırın. Her bir sinyali ne kadar kaydırığınızı not alın. Şimdi her iki sinyal orijin noktasından başladığına göre çıkış sinyalini $y[n]$, $n = 0$ noktasından başlayacaktır. Dilediğiniz yöntem ile $y[n]$ çıkış sinyalini hesaplayın. Başlangıçta giriş ve dürtü tepkisi sinyallerini zamanda hangi yöne kaydırıldıysanız biraz önce hesapladığınız $y[n]$ çıkış sinyalini aynı miktarda, ancak ters yönler kaydırın. $y[n]$ çıkış sinyalinin hem genlik değerleri, hem de bu değerlerin yerleri doğru oldu. Şimdi neden yemek tarifi gibi bir yöntem önerdiğimizi ve daha da önemlisi neden çalışacağını açıklayalım. Özellikle bilgisayar programlama dillerinde diziler 0 ya da 1'den başlar. Dolayısıyla katlama toplamını MATLAB ya da C gibi bir programlama dilinde uygulamaya geçirirken negatif dizi indisi hatası ile karşılaşsınız. Önerdiğim yöntem hem MATLAB ortamında, hem de elle yaptığınız hesaplamalarda çok işinize yaracaktır. Zira birçok durumda $y[n]$ çıkış sinyaline ait genlik değerleri doğru hesaplanmakta, ancak değerlerin yerleri yanlış hesaplanmaktadır. Verilen örneği çözdüyseniz Siz de iki dizinin ilk olarak nerede kesiştiği konusunda tereddüde düşmüşsünüzdür. Her iki dizinin (giriş sinyali ve dürtü tepkisi) sıfır noktasından başlaması durumunda tereddüt edilecek bir şey kalmamaktadır. Lütfen çıkış sinyalini aynı miktarda ancak ters yöne kaydırmayı unutmayın.

Şimdi gelelim çok daha önemli bir konuya: Önerilen yöntem neden çalışmaktadır? Sizin için problemi basite indirgeyeyim. Sadece giriş sinyalini orijine oturacak şekilde zamanda kaydırsam, katlama toplamını yaptıktan sonra çıkan sinyali ters yöne kaydırsam sonuca etki etmiş olur muydum? Hayır, olmazdım. Çünkü sistem zamanda değişmezdir. Zaten sistem doğrusal ve zamanda değişmez olmasa katlama işlemi kullanamazdım. Peki, aynı prosedürü hem giriş sinyaline, hem de dürtü tepkisine uygulayabilmem nasıl mümkün oldu? Demek ki zamanda değişmezlik özelliğinin yanı sıra katlama işlemi için yer değiştirme özelliği de geçerli olmalı: Giriş sinyali ile dürtü tepkisinin yerlerini değiştirdiğimde katlama toplamı ve katlama integrali için sonuç değişmiyor olmalı. Bunun ispatını yapmak ister misiniz?

Örnek soruyu çözmeye başlamadan önce verilen ikinci tartışma konusu son derece faydalı bir noktaya ışık tutmaktadır. Genlik değerlerini ve yerlerini bulduğunuz çıkış sinyalinin uzunluğu doğru mudur? Bu sorunun cevabı Size global bir doğrulama, sağlama imkanı verecektir.

- $y[n]$ çıkış sinyalinin uzunluğu nedir? $y[n]$ çıkış sinyali kaç elemanlıdır?

Çıkış sinyalinin uzunluğu, giriş ve dürtü tepkisi sinyallerinin uzunluklarının toplamından bir eksiktir. Giriş sinyalinin uzunluğu N , dürtü tepkisinin uzunluğu M olmak üzere, $N + M - 1 = 5 + 4 - 1 = 8$ olarak bulunmalıdır.

3.3 Sürekli zaman doğrusal, zamanda değişmez sistemler: Katlama İntegrali

Kesikli zaman doğrusal, zamanda değişmez sistemler için detaylı olarak tartışılan ve sürekli zamana genişletilen katlama integrali Eşitlik 3.6 ile verilir.

$$y(t) = \int_{-\infty}^{\infty} x(\tau)h(t - \tau) d\tau \quad (3.6)$$

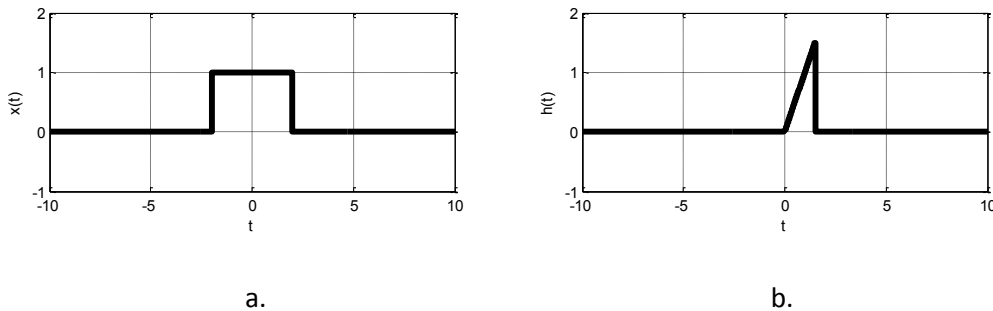
Eşitlik 3.6 literatürde Eşitlik 3.7 ile özdeş olarak kullanılmaktadır. Eşitlik 3.6'da kullanılan * işareti katlama işlemi, x ya da $x(t)$ giriş sinyalini, h ya da $h(t)$ ise dürtü tepkisini ifade etmektedir. Lütfen * işareti yerine \cdot veya \times gibi işaretler kullanmayınız, doğrusal sistem analizinde ve sinyal işleme kuramında * işareti sistematik bir biçimde kesikli ve/veya sürekli zaman katlama işlemi ifade etmek üzere kullanılmaktadır.

$$y(t) = x(t) * h(t) = x \cdot h \quad (3.7)$$

Sürekli zaman DZD-LTI bir sisteminin çıkış sinyalini, diğer bir deyişle katlama integralinin sonucunu doğrudan etkileyen husus, katlama integralinin sınırlarına karar verilmesidir.

3.3.1 Sürekli zaman doğrusal, zamanda değişmez sistemler için bir örnek

Sürekli zaman doğrusal, zamanda değişmez sistemler için, Şekil 3.9'da yer alan $x(t)$ simetrik kare dalga sinyali ve $h(t)$ sinyalini, kesikli zamanda yapılan işlemlere benzer bir yaklaşımla katlayalım.



Şekil 3.9 a. $x(t)$ simetrik kare dalga sinyali ve b. $h(t)$ sinyali.

Eşitlik 3.8, $x(t)$ kare dalga sinyalinin analitik denklemini,

$$x(t) = \begin{cases} 1, & -2 \leq t \leq 2 \\ 0, & \text{Diğer Yerler} \end{cases} \quad (3.8)$$

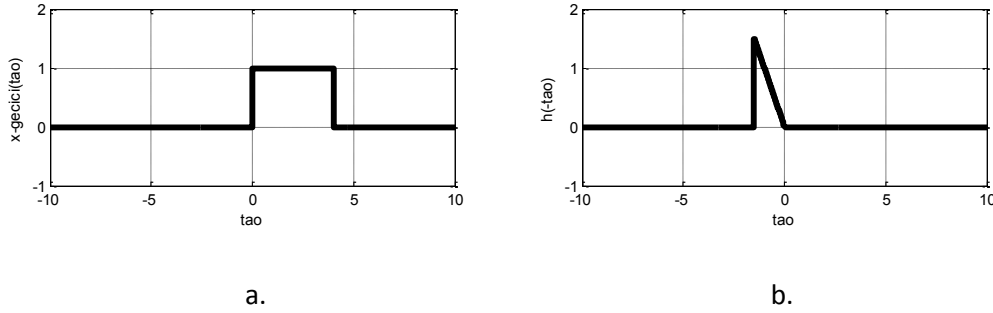
Eşitlik 3.9 ise $h(t)$ sinyalinin analitik denklemini

$$h(t) = \begin{cases} t, & 0 \leq t < 1,5 \\ 0, & \text{Diğer Yerler} \end{cases}$$

(3.9)

göstermektedir.

Bu bölüme kadar yapılan katlama işlemlerinde x ve h sinyalleri orijinden başladığı için, katlamayla elde edilen çıkış sinyali y 'de orijinden başlayarak bir takım değerler almıştı. DZD sistemlerin zamanda değişmezlik özelliğinden ve orijinden başlamanın hesap karmaşıklığını azaltmasından faydalanarak Şekil 3.9.a'daki $x(t)$ sinyali zamanda iki birim sağa kaydırılmış ve $h(t)$ sinyalinin y eksenine göre simetriği ile birlikte Şekil 3.10'da gösterilmiştir.



Şekil 3.10. a. $x_{gecici}(\tau)$ sinyali ve b. $h(-\tau)$ sinyali.

Grafiksel gösterimden önce analitik olarak katlama işlemini gerçekleştirelim.

Şekil 3.10'dan da görüldüğü üzere, $t < 0$ için Şekil 3.10'daki sinyallerde çakışma söz konusu değildir. Bu yüzden $t < 0$ için $y(t) = x(t) * h(t) = 0$ sonucuna varabiliriz.

Şekil 3.10.b'de, y eksenine göre ters çevrilmiş $h(-\tau)$ sinyalini eksi sonsuza doğru kaydırmadan önce, kaydırma işlemi boyunca aralıkların takibini kolaylaştırma adına Şekil 3.10.b'de $\tau = 0$ olan noktayı t , ve $\tau = -1,5$ olan noktayı da $t - 1,5$ olarak etiketleyelim. O halde Şekil 3.10'daki $x_{gecici}(\tau)$ sinyali ile $h(-\tau)$ sinyalinin kısmi olarak çakışmaya başladığı ilk aralığı katlama integralinde $\tau = 0$ değerinden $\tau = t$ değerine kadar alabiliriz.

- Kısmi Çakışma: $0 \leq t \leq 1,5$ için

$$\begin{aligned} y_{gecici}(t) &= \int_{-\infty}^{\infty} x(\tau)h(t - \tau) d\tau \\ &= \int_0^t x(\tau)h(t - \tau) d\tau \\ &= \int_0^t 1(t - \tau) d\tau \\ &= t\tau - \frac{\tau^2}{2} \Big|_{\tau=0}^{\tau=t} \end{aligned}$$

$$= \frac{t^2}{2}$$

(3.10)

Eşitlik 3.10'daki kısmi çakışmadan sonra, Şekil 3.10'daki $x_{geçici}(\tau)$ sinyali ile $h(-\tau)$ sinyalinin tam olarak çakışmaya başladığı ilk aralığı katlama integralinde $\tau = t - 1,5$ değerinden $\tau = t$ değerine kadar alabiliriz. Bu aralıkta yapılacak katlama integralinin sonucu ise, $y(t)$ sinyalinin $1,5 < t \leq 4$ değeri için elde edilmiş olacaktır.

- Tam Çakışma: $1,5 < t \leq 4$ için

$$\begin{aligned} y_{geçici}(t) &= \int_{-\infty}^{\infty} x(\tau)h(t - \tau) d\tau \\ &= \int_{t-1,5}^t x(\tau)h(t - \tau) d\tau \\ &= \int_{t-1,5}^t 1(t - \tau) d\tau \\ &= t\tau - \frac{\tau^2}{2} \Big|_{\tau=t-1,5}^{\tau=t} \\ &= \left(t^2 - \frac{t^2}{2} \right) - \left[t(t - 1,5) - \frac{(t - 1,5)^2}{2} \right] \\ &= \frac{t^2}{2} - \left(t^2 - 1,5t - \frac{t^2 - 3t + 2,25}{2} \right) \\ &= \frac{t^2}{2} - \left(\frac{t^2 - 2,25}{2} \right) \\ &= 1,125 \end{aligned}$$

(3.11)

Eşitlik 3.11'deki tam çakışmanın ardından, $h(-\tau)$ sinyali artı sonsuza doğru gitmeye devam ettikçe $x_{geçici}(\tau)$ sinyalinden uzaklaşmaya başlayacak, ancak halen ayrılma sürecinde kısmi çakışma devam edecektir. Dolayısıyla, Şekil 3.10'daki $x_{geçici}(\tau)$ sinyali ile $h(-\tau)$ sinyalinin kısmi olarak çakışmaya devam ettiği son aralığı katlama integralinde $\tau = t - 1,5$ değerinden $\tau = 4$ değerine kadar alabiliriz. Bu sayede $y_{geçici}(t)$ sinyalini Eşitlik 3.12'de $4 < t \leq 5,5$ değeri için elde etmiş olacağız.

- Kısmi Çakışma: $4 < t \leq 5,5$ için

$$\begin{aligned} y_{geçici}(t) &= \int_{-\infty}^{\infty} x(\tau)h(t - \tau) d\tau \\ &= \int_{t-1,5}^4 x(\tau)h(t - \tau) d\tau \end{aligned}$$

$$\begin{aligned}
&= \int_{t-1,5}^4 1(t-\tau) d\tau \\
&= t\tau - \frac{\tau^2}{2} \Big|_{\tau=t-1,5}^{\tau=4} \\
&= (4t-8) - \left[t(t-1,5) - \frac{(t-1,5)^2}{2} \right] \\
&= (4t-8) - \left(\frac{t^2-2,25}{2} \right) \\
&= -\frac{t^2}{2} + 4t - 6,875
\end{aligned}$$

(3.12)

$t > 5,5$ için herhangi bir çakışma olmadığı için $y_{geçici}(t)$ sinyali bu aralıkta 0 değerinde elde edilmektedir.

Sonuç olarak Eşitlik 3.13, parçalı fonksiyon olarak tanımlı hale gelen $y_{geçici}(t)$ sinyalini özetlemektedir.

$$y_{geçici}(t) = \begin{cases} 0, & t < 0 \\ \frac{t^2}{2}, & 0 \leq t \leq 1,5 \\ 1,125, & 1,5 < t \leq 4 \\ -\frac{t^2}{2} + 4t - 6,875, & 4 < t \leq 5,5 \\ 0, & t > 5,5 \end{cases}$$

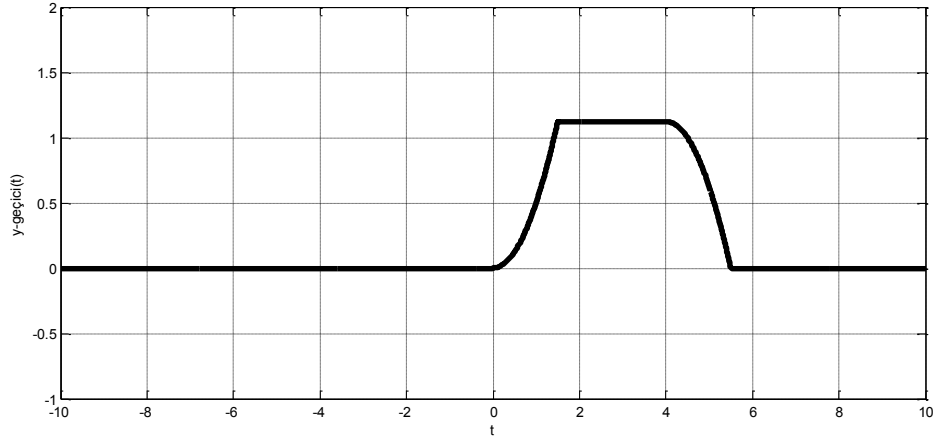
(3.13)

DZD sistemlerin zamanda değişmezlik özelliğinden ve orijinden başlamanın hesap karmaşıklığını azaltmasından faydalanarak Şekil 3.9.a'daki $x(t)$ sinyali zamanda iki birim sağa kaydırılmıştı. Dolayısıyla, Eşitlik 3.13 ile elde edilen $y_{geçici}(t)$ sinyali, DZD sistemin zamanda değişmezlik özelliğinden dolayı iki birim sola kaydırılırsa Şekil 3.9.a'daki $x(t)$ simetrik kare dalga sinyali ile Şekil 3.9.b'deki $h(t)$ sinyalinin katlama sonucu $y(t)$, Eşitlik 3.14'te görüldüğü gibi elde edilebilir.

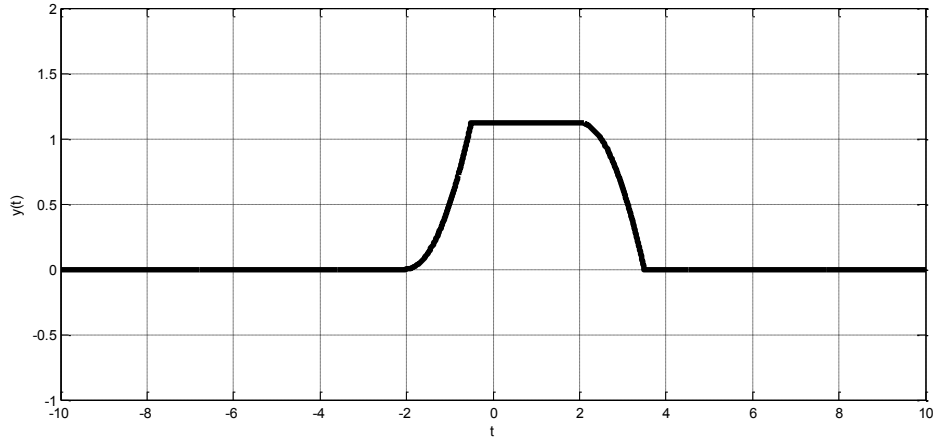
$$y(t) = \begin{cases} 0, & t < -2 \\ \frac{t^2}{2}, & -2 \leq t \leq -0,5 \\ 1,125, & -0,5 < t \leq 2 \\ -\frac{t^2}{2} + 4t - 6,875, & 2 < t \leq 3,5 \\ 0, & t > 3,5 \end{cases}$$

(3.14)

Şekil 3.11, sırasıyla Eşitlik 3.13'te ve Eşitlik 3.14'te elde edilen $y_{geçici}(t)$ ve $y(t)$ sinyallerini göstermektedir.



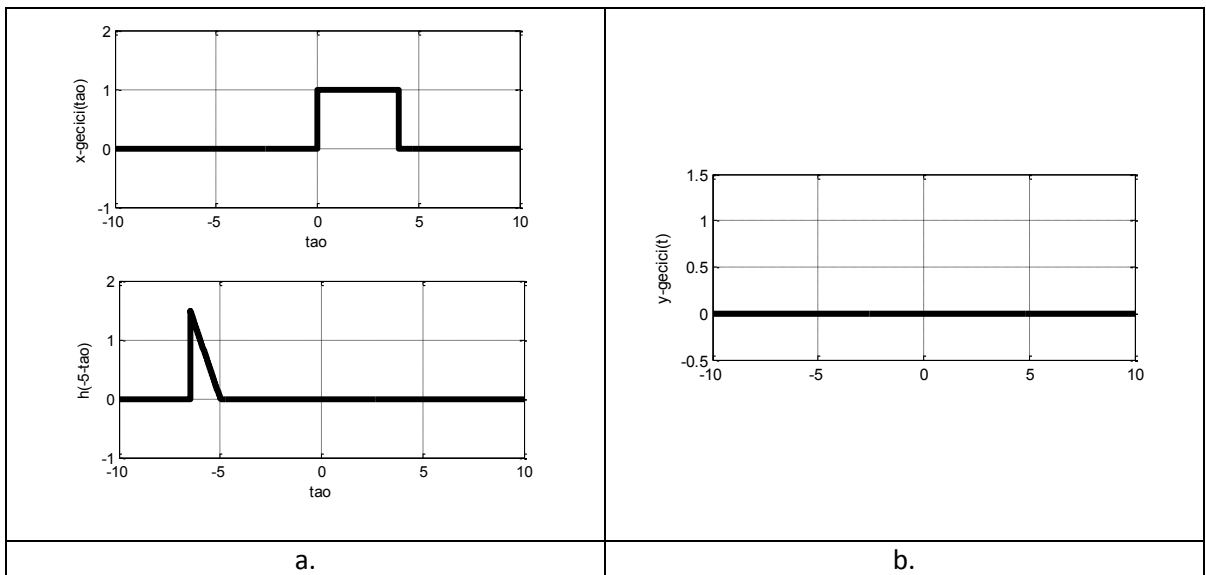
a.

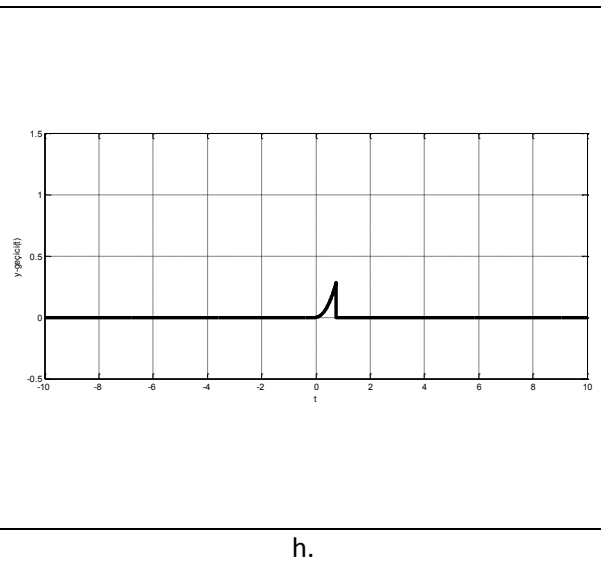
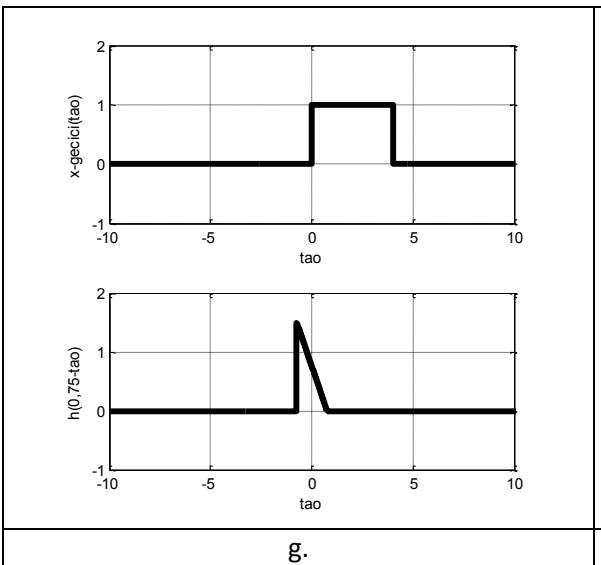
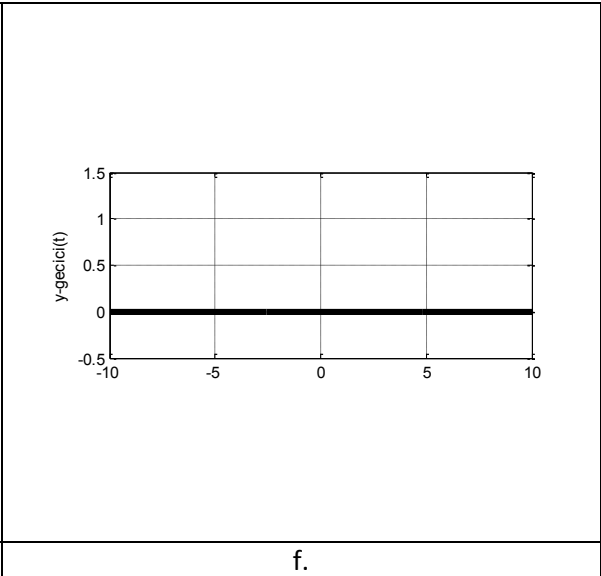
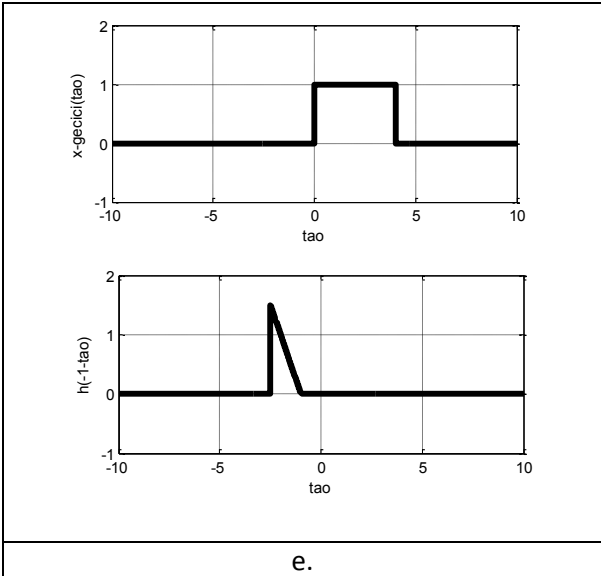
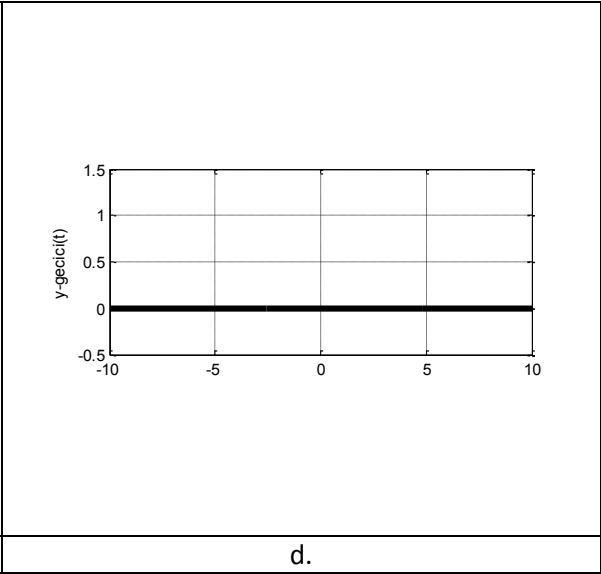
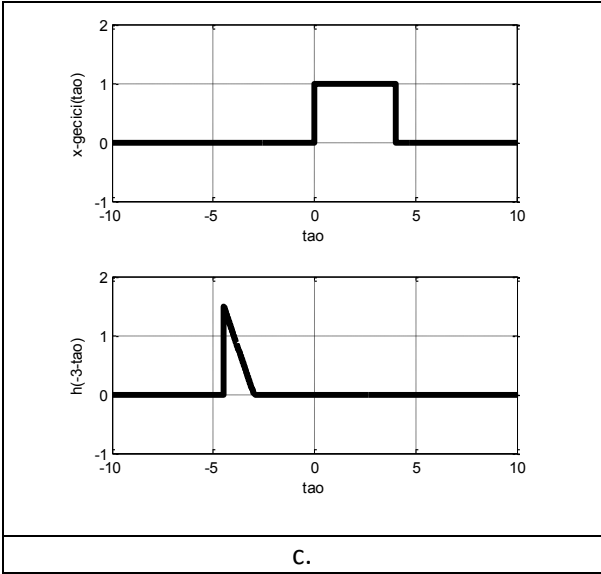


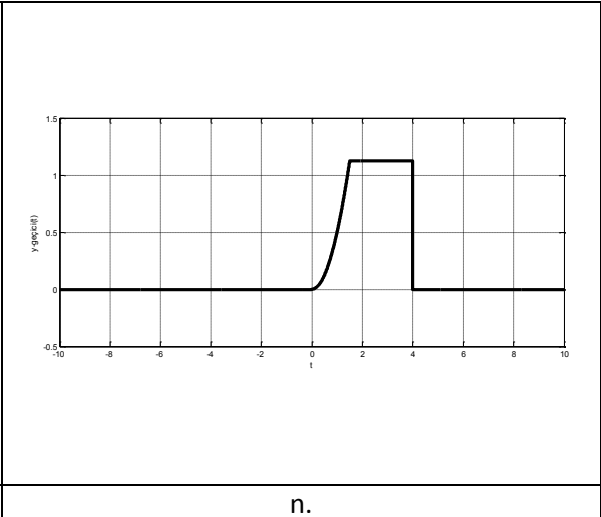
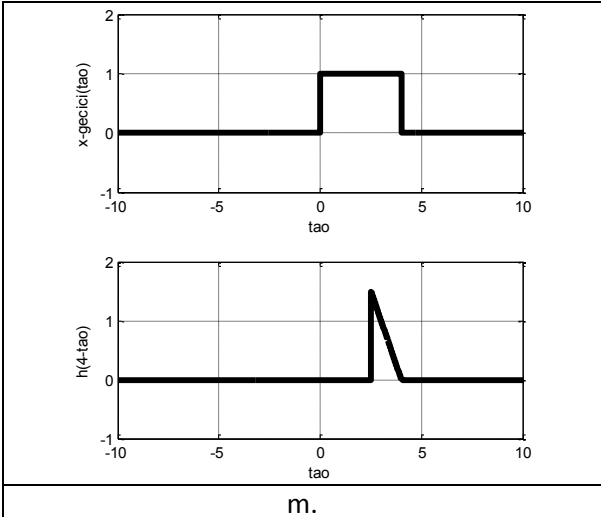
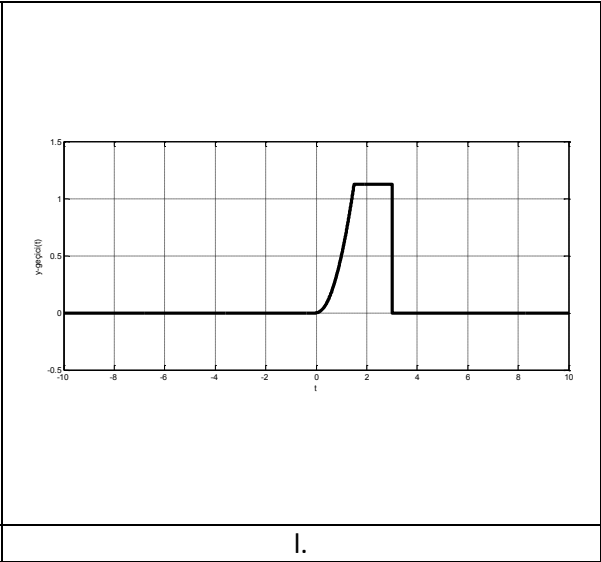
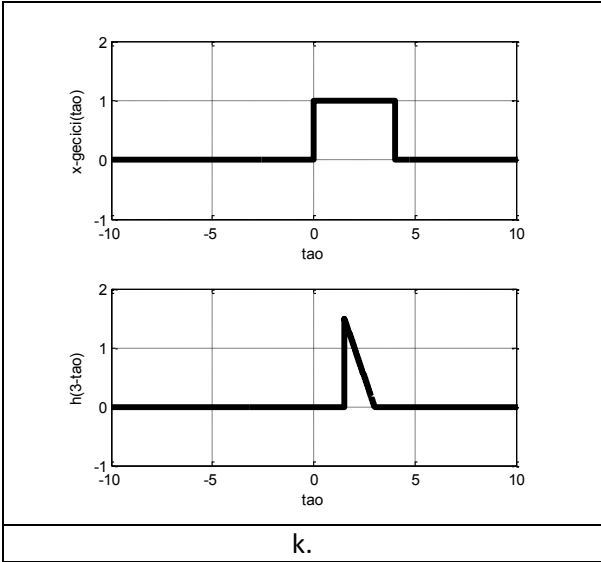
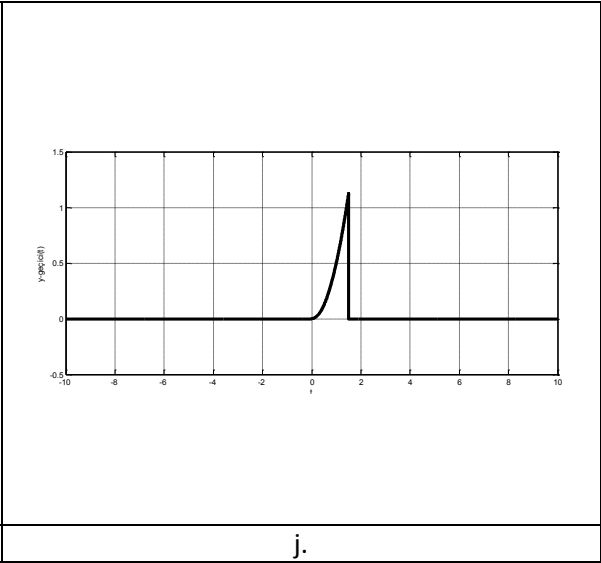
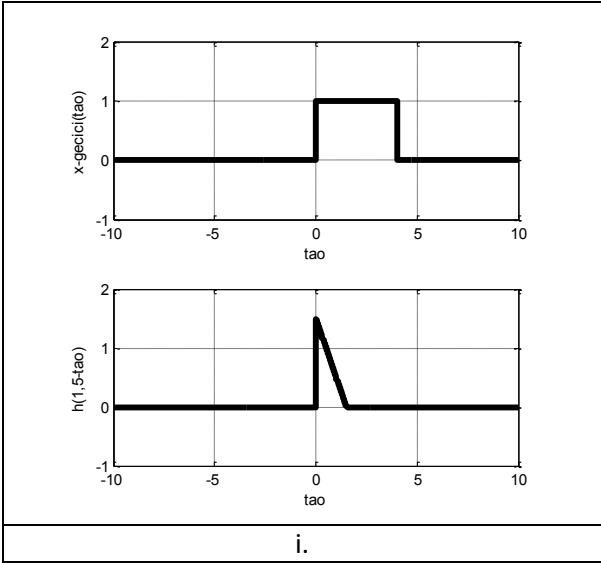
b.

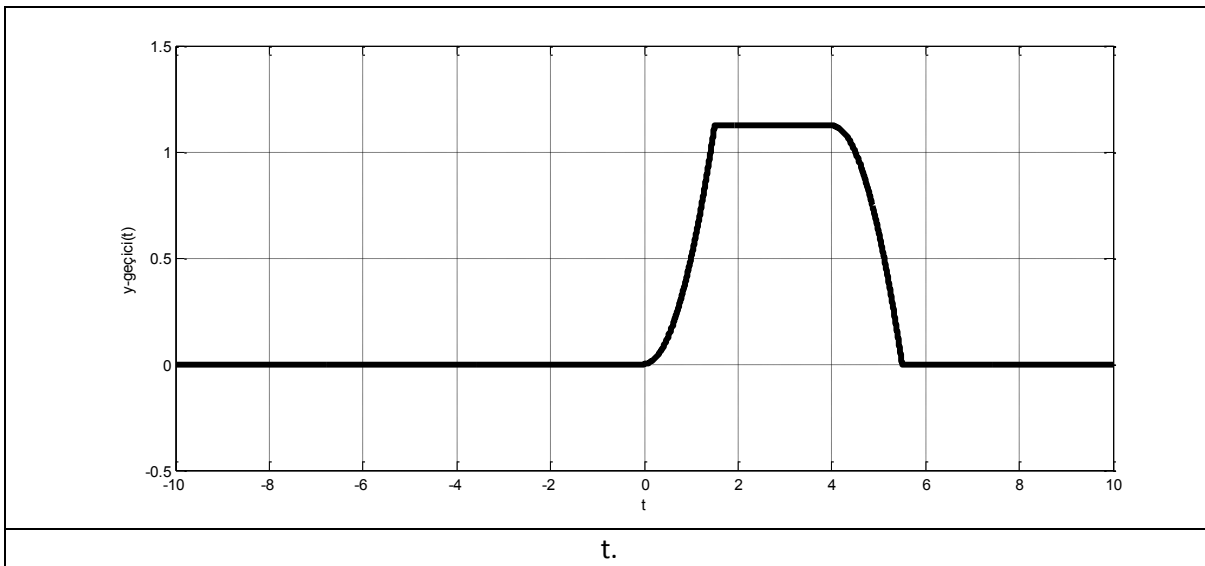
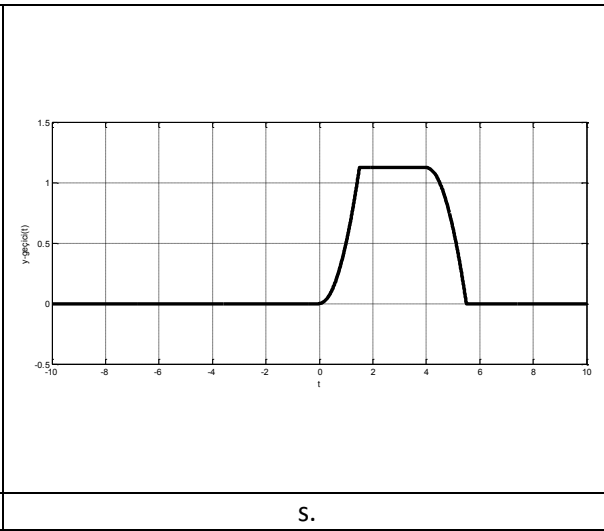
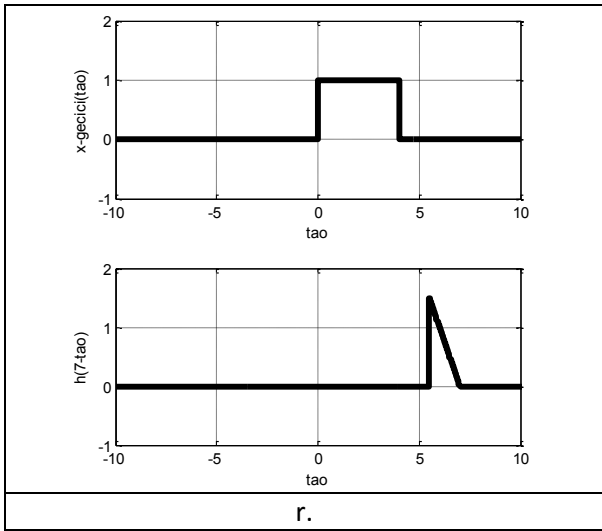
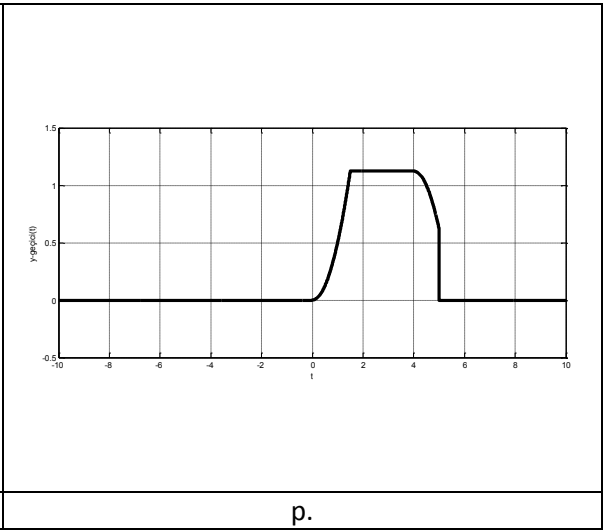
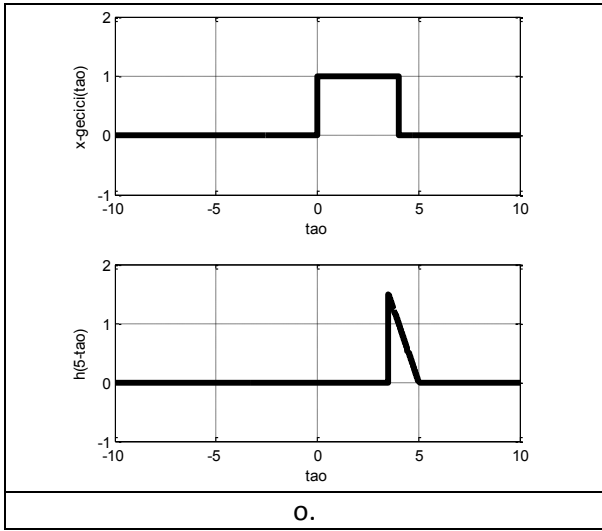
Şekil 3.11 a. $y_{gecici}(t)$ ve b. $y(t) = x(t) * h(t)$.

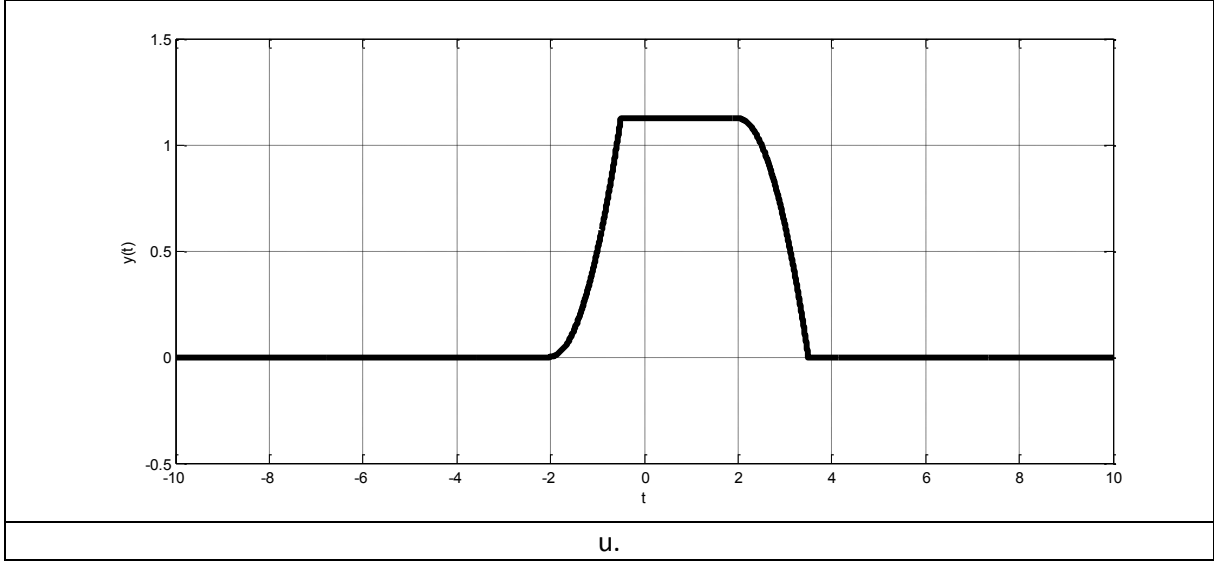
Yapılan analitik işlemlerdeki kısmi ve tam çakışma ifadelerinin grafiksel gösterimi ise Şekil 3.12'de gösterilmektedir.











Şekil 3.12 $t = -5$ için a. $h(-5 - \tau)$ ve b. $y_{geçici}(t)$ hesabı,

$t = -3$ için c. $h(-3 - \tau)$ ve d. $y_{geçici}(t)$ hesabı,

$t = -1$ için e. $h(-1 - \tau)$ ve f. $y_{geçici}(t)$ hesabı,

$t = 0,75$ için g. $h(0,75 - \tau)$ ve h. $y_{geçici}(t)[0,75]$ hesabı,

$t = 1,5$ için i. $h(1,5 - \tau)$ ve j. $y_{geçici}(t)$ hesabı,

$t = 3$ için k. $h(3 - \tau)$ ve l. $y_{geçici}(t)$ hesabı,

$t = 4$ için m. $h(4 - \tau)$ ve n. $y_{geçici}(t)$ hesabı,

$t = 5$ için o. $h(5 - \tau)$ ve p. $y_{geçici}(t)$ hesabı,

$t = 7$ için r. $h(7 - \tau)$ ve s. $y_{geçici}(t)$ hesabı,

t. $y_{geçici}(t)$ ve u. $y(t)$ sinyalleri.

Şekil 3.12 (a)-(f) ve (r)-(s) çakışma olmayan durumları, Şekil 3.12 (g)-(j) ve (o)-(p) kısmi çakışma olan durumları Şekil 3.12 (k)-(n) ise tam çakışma olan durumların temsili gösterimleridir. Sonuç olarak elde edilen çıkış sinyalleri ise Şekil 3.12.t ve Şekil 3.12.u'da elde edilmektedir.